Initiation à la pratique de l'électronique

# Les circuits ARITHMETIQUES

**IL est intéressant de noter qu'à partir d'un circuit additionneur, il est possible d'effectuer les quatre opérations arithmétiques : une soustraction étant une addition d'un nombre positif et d'un nombre négatif, la multiplication une succession d'additions et la division une suite de soustractions. Nous nous bornerons à montrer comment il est possible d'effectuer une soustraction et une multiplication.**

**Une soustraction binaire peut être effectuée soit par la méthode directe dont le point de départ est la table de vérité, comme cela avait été fait pour le circuit de l'additionneur. L'autre méthode consiste à additionner le complément du nombre à soustraire.**

**La multiplication binaire peut s'effectuer par additions successives et utilisation d'un registre à décalage. Nous proposons la réalisation d'un multiplicateur parallèle 3 × 4 bits, qui est une application intéressante mettant en pratique les circuits additionneurs.**

**Nous laisserons de côté la division binaire qui peut s'effectuer d'une façon semblable à la multiplication, mis à part la complémentation.**

## Principe de la soustraction

Lorsque nous avons présenté les circuits additionneurs (voir n° 1681 du H.P.), nous avons dit que la soustraction de deux nombres est équivalente à l'addition d'un nombre positif et d'un nombre négatif, et que dans un calculateur, le circuit arithmétique de base est l'additionneur.

Nous avons vu également que la méthode du complément est utilisée pour effectuer une soustraction. Nous en rappelons brièvement le principe. Soit la soustraction : A – B. Cette méthode consiste à remplacer le nombre à soustraire (– B) par son complément ($\overline{B}$) et d'effectuer ensuite l'addition des deux nombres (A et le complément de B).

En décimal, le complément d'un nombre est le nombre qu'il faut lui ajouter pour le faire aller jusqu'à 9.

En binaire, la recherche du complément est facile et rapide, puisque le complément de 1 est 0, et le complément de 0 est 1. Ainsi, si B = 1010 son complément ($\overline{B}$) est 0101. Pratiquement, il suffit d'appliquer la fonction NEGATION (circuit inverseur).

En réalité, une soustraction binaire est un peu plus complexe.

La soustraction :

$$\begin{array}{r} A \\ -B \\ \hline S \end{array}$$

est aisée si A est plus grand que B, mais dans le cas contraire, c'est-à-dire lorsque B est plus grand que A, le résultat S est un nombre négatif, et c'est là où les choses se compliquent. Heureusement, un exemple pratique aide toujours à la compréhension.

Soit par exemple la soustraction :

$$\begin{array}{r} 12 \\ -8 \\ \hline S \end{array}$$

que nous voulons effectuer en binaire, et que nous posons :

$$\begin{array}{r} 1100 \\ -1000 \end{array}$$

Le complément de B (ici égal à 1000) est $\overline{B}$ = 0111.

Nous transformons maintenant la soustraction en addition, ce qui donne :

```
  1100
+ 0111
------
 10011
   + 1
------
  0100
```

La retenue est additionnée à la colonne de droite. Le résultat, en décimal, est bien égal à 4.

Passons maintenant au cas ou B est plus grand que A, soit :

```
   8
− 12
----
   S
```

ce qui donne en binaire :

```
  1000
− 1100
------
```

Le complément de B (1100) est $\overline{B}$ = 0011. L'opération devient :

```
  1000
+ 0011
------
  1011
```

Nous remarquons qu'il n'y a pas de retenue. Ceci nous indique que le résultat est négatif, et qu'il faut complémenter le résultat obtenu. Le résultat final est donc : $\overline{S}$ = 0100, soit en décimal : « − 4 ».

Donc, en résumé, pour faire la soustraction « A moins B », il faut effectuer l'addition « A plus $\overline{B}$ ». Si il y a une retenue, celle-ci est ajoutée au bit de poids le plus faible, et le résultat S est un nombre positif. Si il n'y a pas de retenue, le résultat est un nombre négatif et sa valeur est égale à $\overline{S}$.

## Le complément à deux

Ce que nous avons appelé « complément » est également connu sous le nom de « complément à un » (le complément à un de 0101 est 1010).

Puisque dans l'addition, on ajoute le « 1 » de la retenue au digit de poids le plus faible, on préfère, en pratique, et dès le départ, ajouter le « 1 » à la colonne de droite. Le nombre obtenu est le complément à deux. Pour reprendre l'exemple précédent, le complément à deux de 0101 est 1010 + 1, soit finalement : 1011. On ne tient plus compte ensuite de la retenue.

Pour cela, l'entrée $R_o$ de l'additionneur complet réalisant une soustraction des bits de poids le plus faible sera utilisée. Cette entrée est prévue pour recevoir la retenue de l'étage précédent

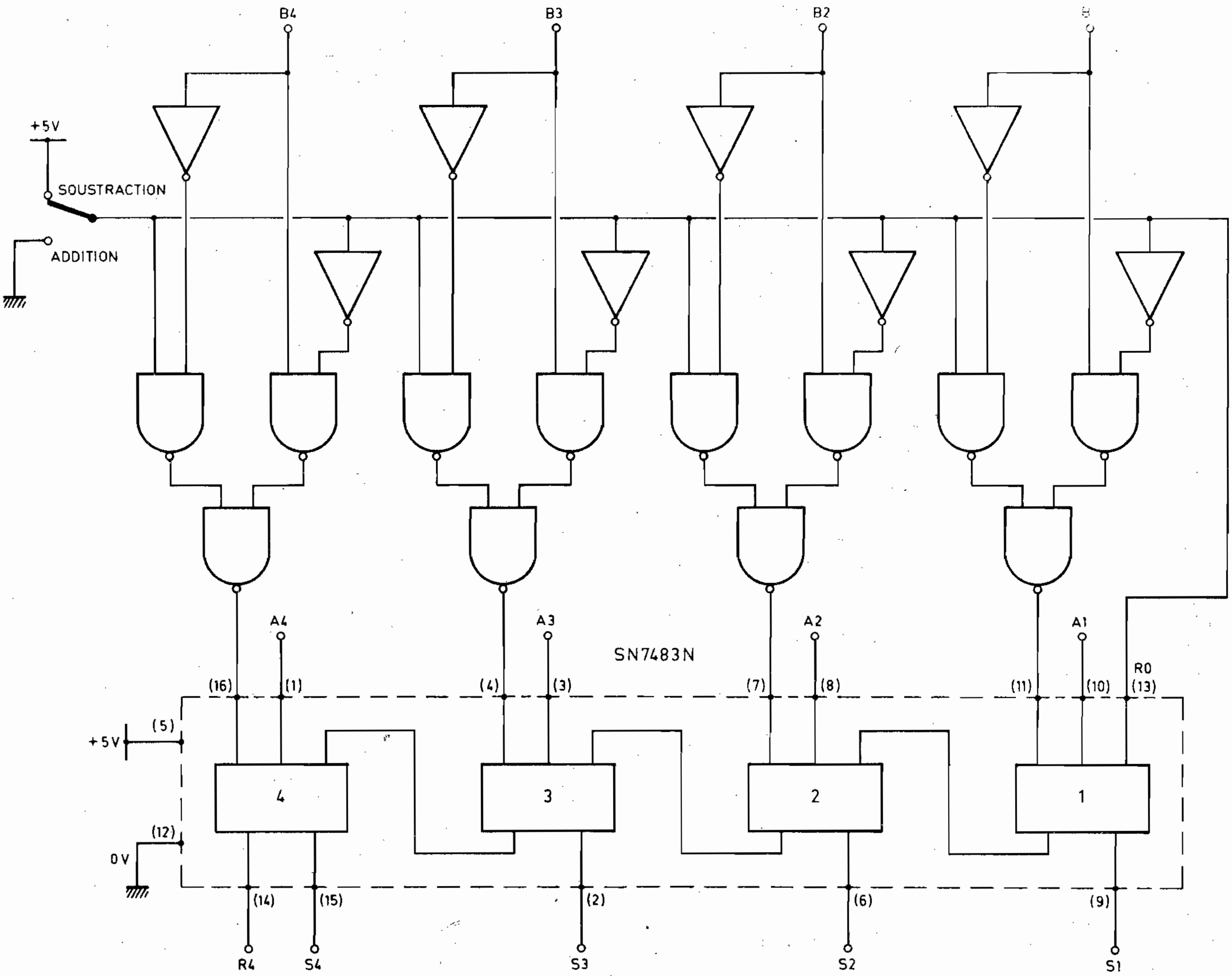


**Fig. 1. – Schéma d'un additionneur-soustracteur 4 bits. (Le numéro des broches du circuit intégré SN 7483 N est indiqué entre parenthèses.)**

dans le cas d'une addition. Elle est reliée à 0 V s'il s'agit de l'addition des digits de plus faible poids, puisqu'il n'y a pas d'étage précédent et donc pas de retenue...

Si la technique utilisée pour une soustraction est le complément à deux, cette entrée $R_0$ doit recevoir un « 1 » binaire, et être connectée à + 5 V.

## Schéma d'un additionneur soustracteur 4 bits

Comme il suffit de complémenter et d'additionner pour effectuer une soustraction binaire, le circuit peut se composer d'inverseurs (SN7404N) pour la complémentation et d'un additionneur tel que l'additionneur complet à 4 bits qu'est le SN7483 N. Ce même circuit intégré peut être employé aussi bien pour une addition que pour une soustraction si on lui adjoint un circuit OU-EXCLUSIF (ou XOR) composé par exemple de trois NAND et d'un inverseur, comme cela est donné sur la figure 1.

Les quatre OU-EXCLUSIFS sont commandés par un commutateur mécanique à deux positions. On remarque que ce commutateur agit également sur la tension appliquée sur $R_0$, ainsi que nous l'avons expliqué au paragraphe précédent.

Les deux nombres à additionner ou à soustraire sont $A_4$, $A_3$, $A_2$, $A_1$ et $B_4$, $B_3$, $B_2$, $B_1$, le résultat est $R_4$, $S_4$, $S_3$, $S_2$, $S_1$.

## Multiplication binaire

Voyons maintenant comment effectuer une multiplication binaire. Les deux nombres sont composés de 4 digits pour l'un ($A_4$, $A_3$, $A_2$, $A_1$) et de 3 digits pour l'autre ($B_3$, $B_2$, $B_1$). Nous devons, en

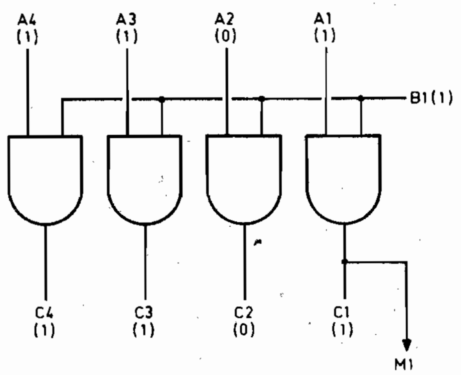


**Fig. 2. – Obtention du premier résultat partiel de la multiplication.**

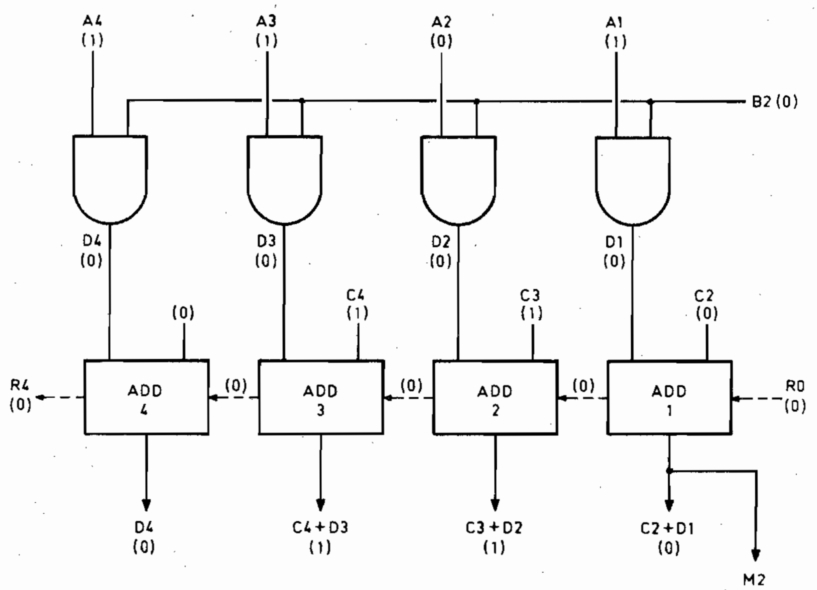


**Fig. 3. – Obtention du deuxième résultat partiel.**

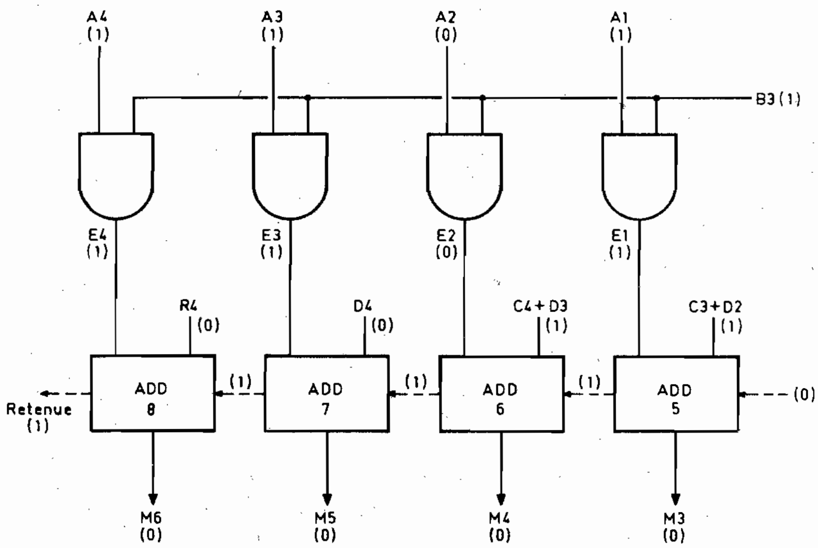


**Fig. 4. – Dernier stade de la multiplication.**

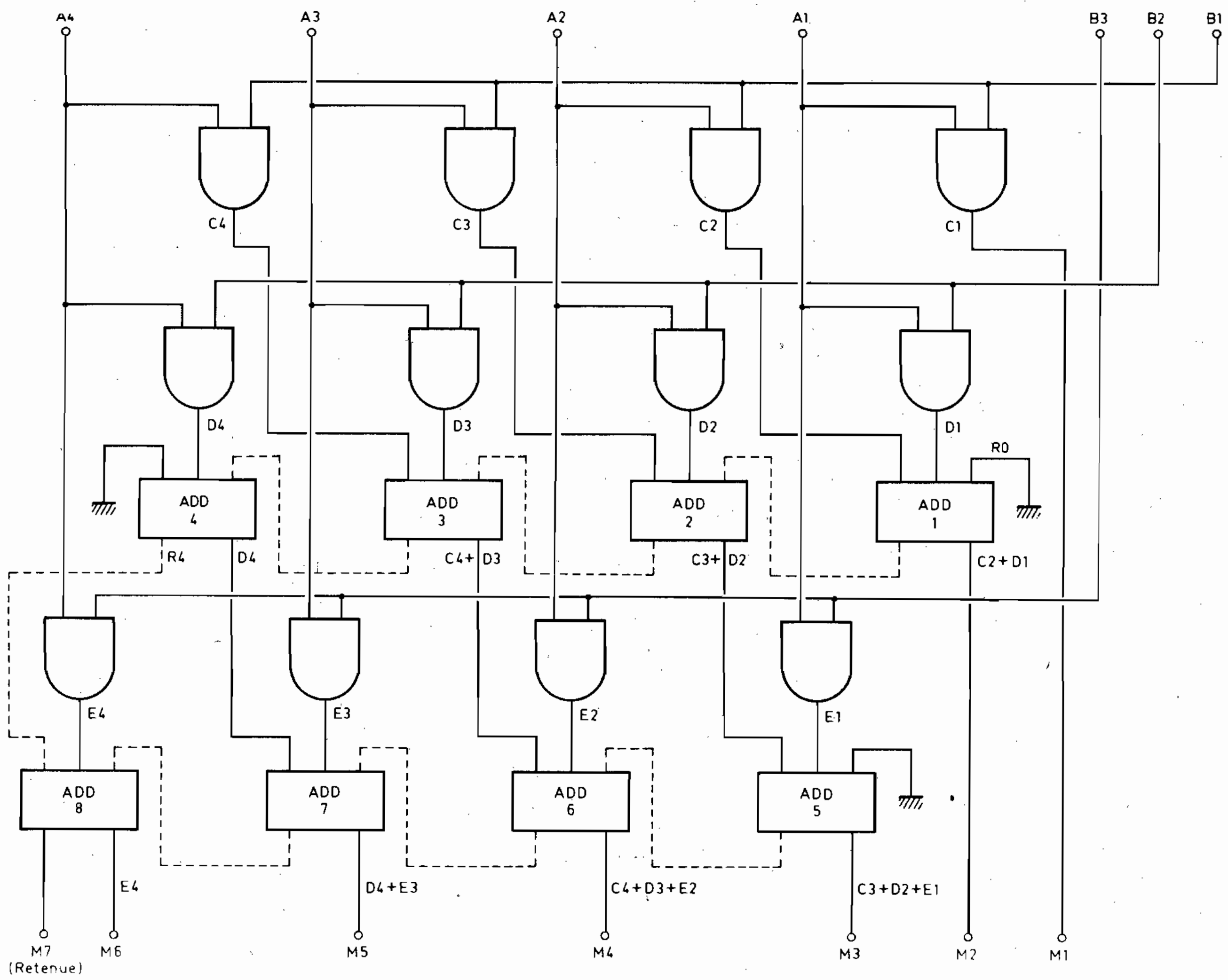


**Fig. 5. — Schéma complet du multiplicateur binaire parallèle 3 × 4 bits.**

premier lieu, nous occuper des résultats partiels puis additionner ceux-ci pour obtenir le résultat final.

La multiplication se pose donc ainsi :

| | | | | | |
|---|---|---|---|---|---|
| | | $A_4$ | $A_3$ | $A_2$ | $A_1$ |
| | | | $B_3$ | $B_2$ | $B_1$ |
| | | $C_4$ | $C_3$ | $C_2$ | $C_1$ |
| | $D_4$ | $D_3$ | $D_2$ | $D_1$ | |
| $E_4$ | $E_3$ | $E_2$ | $E_1$ | | |
| $M_6$ | $M_5$ | $M_4$ | $M_3$ | $M_2$ | $M_1$ |

Dans notre exemple, les quantités à multiplier sont : $A_4$, $A_3$, $A_2$, $A_1$ = 1101 et $B_3$, $B_2$, $B_1$ = 101, soit en décimal : 13 × 5.

La première étape est donc de multiplier $A_4$, $A_3$, $A_2$, $A_1$ par $B_1$ (dans notre exemple 1101 × 1). Cette première multiplication binaire est obtenue avec 4 portes du type ET (fig. 2). Remarquons que $C_4$, $C_3$, $C_2$ seront additionnés aux autres résultats partiels, tandis que $C_1$ est relié directement à la sortie puisque $M_1 = C_1$. Remarquons également que les produits partiels sont soit nuls, soit égaux au multiplicateur $A_4$, $A_3$, $A_2$, $A_1$ (1101).

La deuxième étape consiste à multiplier $A_4$, $A_3$, $A_2$, $A_1$ par $B_2$. Ici aussi on se sert de 4 portes ET (fig. 3), et avec les résultats précédemment obtenus ($C_4$, $C_3$, $C_2$), les premières additions sont exécutées. Un deuxième résultat final ($M_2$) est acquis. Il faut noter que la retenue $R_4$ sera additionnée plus tard. L'additionneur complet intitulé ADD4 n'effectue que l'addition de $D_4$ avec la retenue de l'additionneur précédent, la troisième entrée de ADD4 est, pour cela, reliée au niveau zéro.

Le schéma du dernier stade de la multiplication (fig. 4) est semblable au précédent. Le dernier additionneur (ADD8) fait l'addition de $E_4$ avec la retenue précédente provenant de ADD7 et la retenue $R_4$ dont nous venons de parler.

Ces schémas partiels sont rassemblés sur la figure 5. Le résultat de notre exemple de multiplication est 1000001, ce qui correspond bien à 65. Le schéma utilise deux additionneurs complets du type SN7483N. Quant aux autres circuits, on peut utiliser trois SN7409N (quadruple opérateur ET à deux entrées à collecteur ouvert) sans oublier d'insérer une résistance externe. Une autre possibilité est l'emploi de portes NAND (SN7400N) suivies d'inverseurs (SN7404N).

**J.-B. P**