

INITIATION A LA PRATIQUE DE L'ELECTRONIQUE

LES REGISTRES A DECALAGE

Un registre à décalage est une mémoire capable de stocker d'une façon momentanée un mot binaire de quelques bits. Il se compose de bascules classiques indépendantes. Un registre à décalage (en anglais « shift register ») lui aussi est constitué de bistables (généralement du type D) mais ces mémoires bipolaires sont câblées en série. Leur propriété est que leur contenu peut être décalé dans un sens ou dans l'autre. Ce déplacement s'effectue soit à

droite, soit à gauche, soit dans les deux sens. Ce type de circuit possède donc une commande d'avancement, et éventuellement des OU exclusifs pour la commutation des deux sens de décalage. L'entrée et la sortie des informations binaires se font soit en mode série, soit en mode parallèle. Les applications de ce type de circuit séquentiel sont nombreuses. Nous en verrons plus tard quelques-unes, dont le compteur en anneau.

Qu'appelle-t-on registre ?

Dans les ordinateurs, une des parties les plus importantes est la mémoire centrale. On sait que celle-ci peut emmagasiner une quantité considérable d'informations binaires pour les restituer ensuite à un moment voulu en vue d'une application précise.

Un registre est une mémoire temporaire capable d'enregistrer une seule information binaire de quelques bits afin de la restituer peu de temps après l'avoir emmagasinée.

Un ordinateur possède de nombreux registres dont chacun a une fonction bien déterminée. Par exemple, en tapant sur le clavier un chiffre quelconque, celui-ci est tout d'abord introduit dans le registre d'entrée avant que l'opérateur donne une instruction sur l'emploi éventuel de chiffre.

Un registre, tout comme une autre mémoire, est composé de cellules binaires, chaque cellule pouvant retenir un bit. Cette cellule élémentaire peut

être constituée par un bistable (mémoire bipolaire).

La figure 1 nous montre en (a) le schéma synoptique d'un registre 4 bits

avec entrée et sortie parallèles. En (b) nous voyons le schéma pratique de ce registre composé de quatre bascules D.

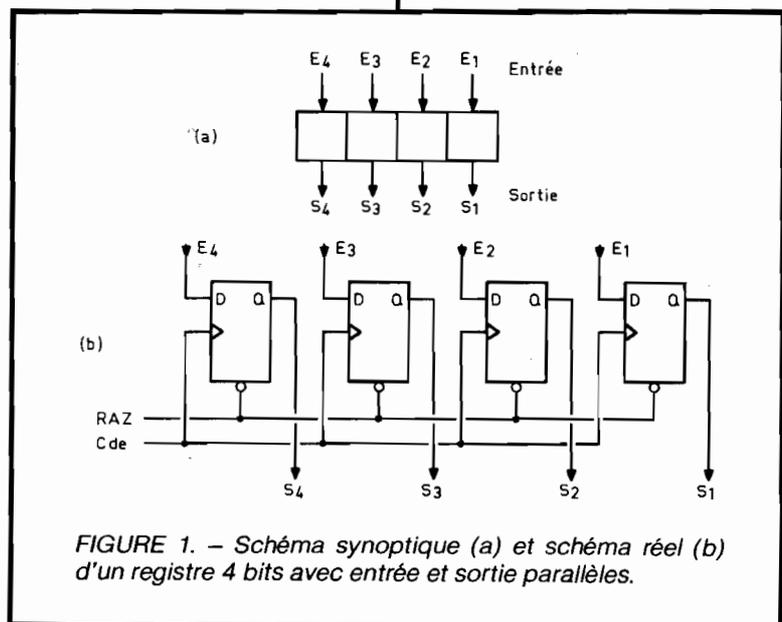


FIGURE 1. - Schéma synoptique (a) et schéma réel (b) d'un registre 4 bits avec entrée et sortie parallèles.

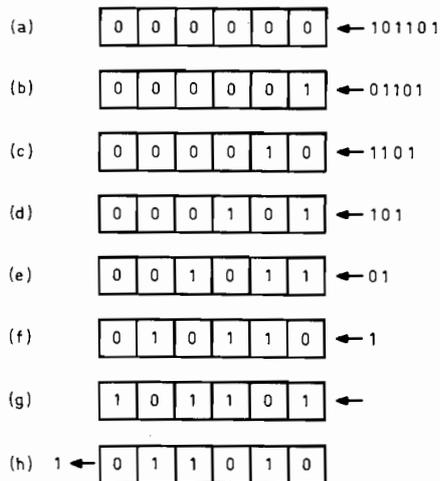


FIGURE 2. - Chargement d'un registre à décalage à entrée série.

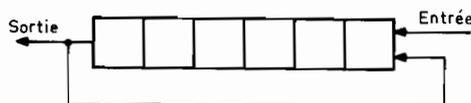


FIGURE 3. - Principe de la mémoire circulante.

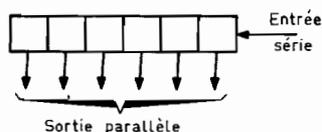


FIGURE 4. - Schéma de principe d'un registre à décalage à entrée série et sortie parallèle.

Un registre à décalage est un registre dont le contenu peut être décalé vers la droite ou vers la gauche. C'est un élément essentiel dans les calculateurs (pour les multiplications et les divisions pour lesquelles les résultats partiels doivent être décalés dans le cours de l'opération).

Quand il faut stocker soit un chiffre de 6 nombres binaires, soit un mot codé en 6 bits, le registre à décalage doit être constitué d'un alignement de 6 bistables. Cette information digitale pourra être décalée soit vers la droite,

soit vers la gauche chaque fois que le registre à décalage reçoit une impulsion de commande.

Comment fonctionne un registre à décalage

Reprenons notre exemple de registre constitué de 6 bistables et voyons comment lui introduire un nombre binaire, soit (101101)₂.

Tout d'abord, ces 6 cellules élémentaires doivent être vidées de leur contenu par une remise à zéro (fig. 2a). Une première impulsion de commande appliquée au registre fait passer le premier bit dans la cellule de droite (b). Une deuxième impulsion fait rentrer le deuxième bit (un zéro) tandis que le premier bit se déplace vers la gauche. Après l'envoi de la sixième impulsion de commande, le nombre binaire est enregistré et prêt pour son utilisation.

Si une impulsion de commande est encore appliquée au registre à décalage, elle fera sortir le premier bit (fig. 2h). Au cas où le dernier bistable est relié au premier, on a une mémoire circulante (fig. 3).

Si un voyant est relié à chaque cellule de plusieurs registres à décalage, on imagine qu'il est facile de réaliser une enseigne lumineuse mouvante. De même, comme nous allons le voir par la suite, certains compteurs sont composés de registres à décalage.

Pour l'instant, faisons une première conclusion à propos de ces registres à décalage. Ils sont constitués de bistables et doivent comporter une remise à zéro ainsi qu'une commande d'avancement. Ils peuvent présenter une entrée série et une sortie série comme celui de la figure 2. Certains ont une entrée série et une sortie parallèle comme cela est montré sur la figure 4. On les appelle parfois « registre à décalage à écriture série et lecture parallèle » ou encore « convertisseur série-parallèle ». Enfin, il existe aussi des registres à décalage à entrée et sortie parallèles, et d'autres à entrée parallèle et sortie série.

Cellule de base

La presque totalité des registres à décalage sont composés de bascules du type D.

Nous avons vu (le *Haut-Parleur* n° 1713 de février 1985) qu'une bascule est un montage susceptible de changer d'état binaire sur commande, et de conserver cet état jusqu'à l'apparition d'un autre signal. En principe une bascule possède une entrée de commande, une entrée de remise à zéro et au moins une sortie, comme le schéma de base de la figure 5. Il s'agit ici d'une bascule RS, pouvant être faite de NOR ou de NAND. Par l'adjonction d'un inverseur, nous améliorons cette bascule en la transformant en type D (fig. 6).

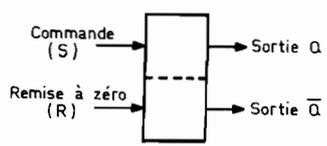
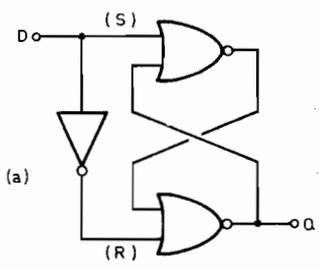


FIGURE 5. - Schéma de base d'une bascule.



(b)

Q _n	D	Q _{n+1}
0	0	0
0	1	1
1	0	0
1	1	1

FIGURE 6. - Bascule D équipée d'opérateurs NOR (a) et sa table de vérité (b).

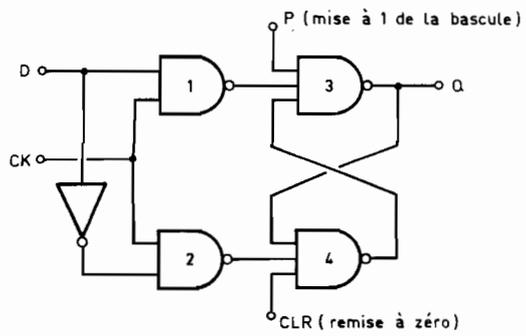


FIGURE 7. - Bascule D équipée d'opérateur NAND avec circuit de déclenchement.

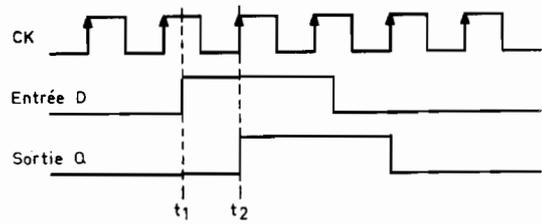


FIGURE 8. Exemple de diagramme des temps d'une bascule D.

Cette bascule D peut avoir des entrées supplémentaires (CK, P, CLR). L'entrée CK, permettant la synchronisation, est reliée à des opérateurs NAND (n° 1 et 2 de la fig. 7). Pour pouvoir changer l'état de cette bascule D, deux opérations simultanées sont nécessaires : faire passer l'entrée CK à l'état haut et en même temps agir sur D afin d'obtenir à la sortie de ces portes 1 et 2 (dites « de validation ») le signal nécessaire faisant basculer ou non le bistable proprement dit (portes NAND n° 3 et 4).

Avec cette entrée CK, la bascule devient synchrone et peut alors être synchronisée avec un signal d'horloge.

Quant aux entrées P et CLR, la première, initiale du mot anglais Preset, met la bascule en position travail (Q = 1) si on lui applique le niveau logique zéro. L'autre entrée, abréviation du mot anglais Clear, remet initialement la bas-

cule à zéro. En fonctionnement normal, P et CLR sont au niveau 1.

Pour terminer ce bref rappel sur la bascule D, nous donnons sur la figure 8 le diagramme des temps des signaux sur les entrées D et CK ainsi que le signal résultant à la sortie Q.

Au temps T₁, lorsque le niveau logique passe de 0 à 1, cette variation ne cause aucun effet immédiat sur le niveau de sortie. Il faut attendre le changement de 0 à 1 de l'entrée CK (temps t₂) pour que la variation en D soit transférée en Q. Cet effet de retard se reproduit également à la disparition du signal D.

Cette propriété peut être facilement mise en évidence en utilisant comme générateur de signal d'horloge CK un astable à deux NAND dont la constante de temps est de l'ordre de la seconde. Le niveau logique sur D

(+5 V) est appliqué à travers un circuit antirebond. Une LED est connectée à la sortie Q de la bascule.

Schéma d'un registre à décalage

Il est donné sur la figure 9. C'est un registre à 4 bascules D à entrée et à sortie série. Ce montage est également nommé « registre à décalage à droite » ou « vers la droite » à cause du sens de déplacement de l'information binaire. L'avancement de celle-ci étant commandé par les flancs descendants du signal d'horloge appliqué sur CK.

Le diagramme des temps est donné sur la figure 10. Il faut rappeler qu'au départ, il est indispensable que toutes

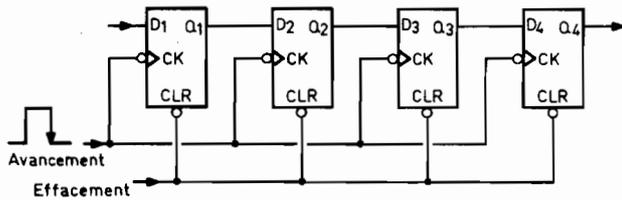


FIGURE 9. - Schéma d'un registre à décalage vers la droite composé de 4 cellules avec entrée et sortie série.

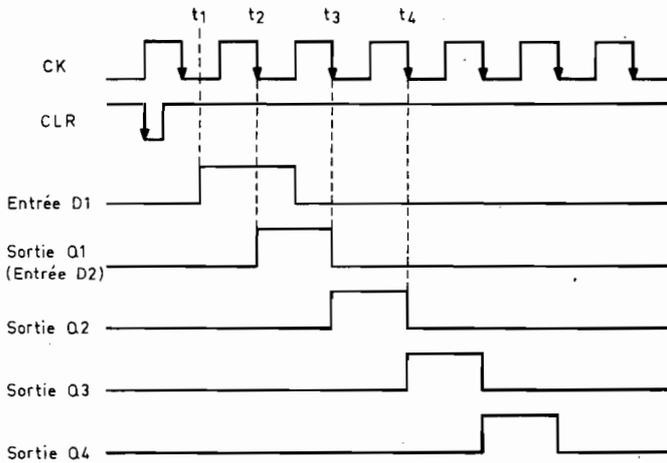


FIGURE 10. - Diagramme des temps du registre à décalage.

les bascules soient à l'état repos, ce qui est exécuté par la commande CLR.

Au temps t_1 , une courte impulsion positive est appliquée à l'entrée D_1 . Nous avons vu que l'état de la bascule concernée ne changera qu'à l'apparition du premier flanc négatif du signal d'horloge (en CK), c'est-à-dire au temps t_2 .

A l'instant t_3 , le signal d'entrée ayant disparu, la première bascule revient à son état initial. Mais Q_1 est relié à D_2 , l'impulsion positive qui apparaissait sur Q_1 a été prise en compte par la deuxième bascule, l'état de celle-ci va donc changer au moment t_3 . En t_3 , cette deuxième bascule revient à l'état repos, et entre-temps a été transmise à la troisième bascule. De cette manière, le signal binaire traverse le registre à décalage.

Une remarque importante doit être faite concernant le basculement de la deuxième bascule au temps t_3 .

Entre les temps t_2 et t_3 , cette deuxième bascule prend en compte le niveau 1 provenant de la bascule précédente, elle passera donc à l'état travail dès que l'impulsion CK passera de 1 à 0 (temps t_3). Mais au temps t_3 , Q_1 revient au niveau 0. Etant donné d'une part le temps de propagation dans les circuits logiques, et d'autre part le fait que les variations de niveau ne sont

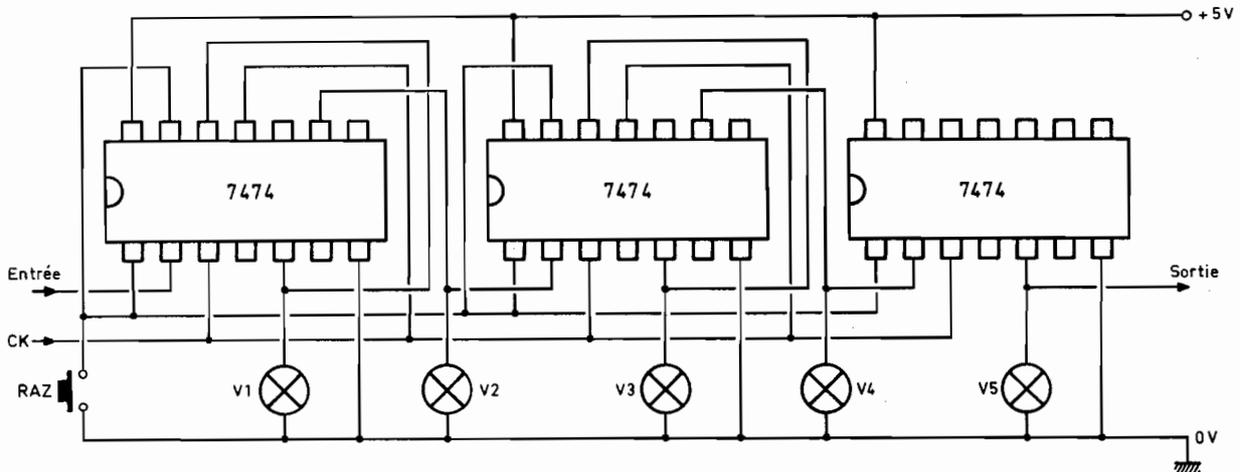


FIGURE 11. - Registre à décalage composé de bascules D. Les voyants V_1 à V_5 simulent la LED et sa résistance série.

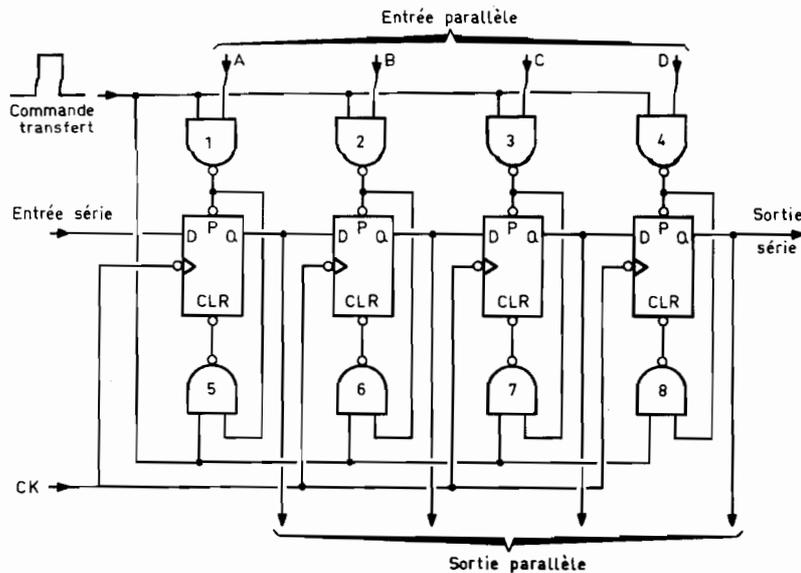


FIGURE 12. - Registre à décalage présentant des entrées et des sorties séries et parallèles.

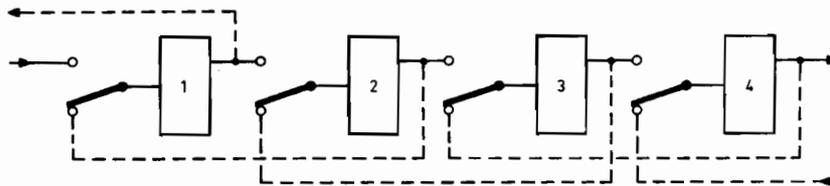


FIGURE 13
Schéma de principe d'un registre à décalage bidirectionnel.

pas instantanées, la deuxième bascule ne reviendra à zéro qu'au temps t_4 .

Le registre à décalage peut être expérimenté avec des circuits intégrés TTL du type 7474 comportant chacun deux bascules D (fig. 11).

Nous avons dessiné le câblage de 5 bascules dans le but de réaliser ensuite un compteur à décade du type Rege-ner.

Pour ne pas surcharger le dessin, les LED et leur résistance ont été remplacées par $V_1, V_2...$

Entrée et sortie parallèles

Le schéma que nous venons de donner est à entrée série et à sortie série. Il existe aussi des registres à décalage ayant des entrées parallèles et des sorties parallèles, et pouvant avoir en même temps une entrée série et une sortie série. Un exemple en est donné figure 12. Les quatre entrées parallèles

pourraient être connectées à un bus de microprocesseur. Les signaux binaires sur les entrées A, B, C et D n'arrivent aux bascules que si une impulsion de transfert est appliquée aux portes NAND 1 à 4. La sortie de ces NAND est connectée à l'entrée P des bascules. Elle est aussi reliée à l'entrée CLR (remise à zéro) à travers une autre porte NAND, réalisant l'inversion du bit. Ainsi, dans le cas où A est au niveau haut, dès l'apparition d'un « 1 » sur la ligne de transfert, un zéro binaire appa-

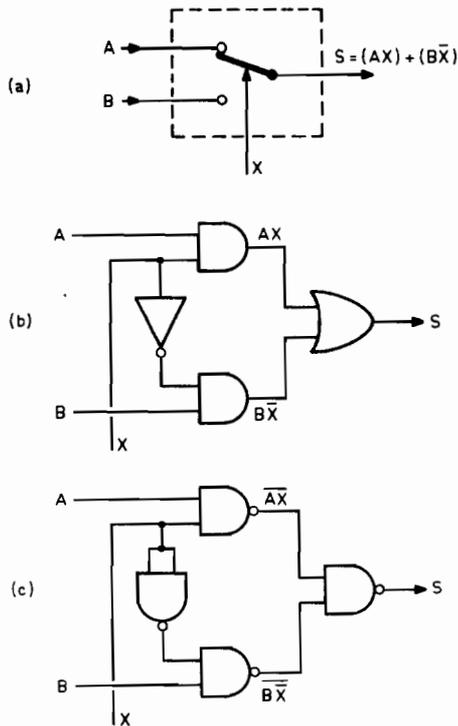


FIGURE 14. - Commutateur du registre à décalage bidirectionnel : schéma de principe (a), commutateur avec circuits logiques (b) et schéma n'utilisant que des NAND (c).

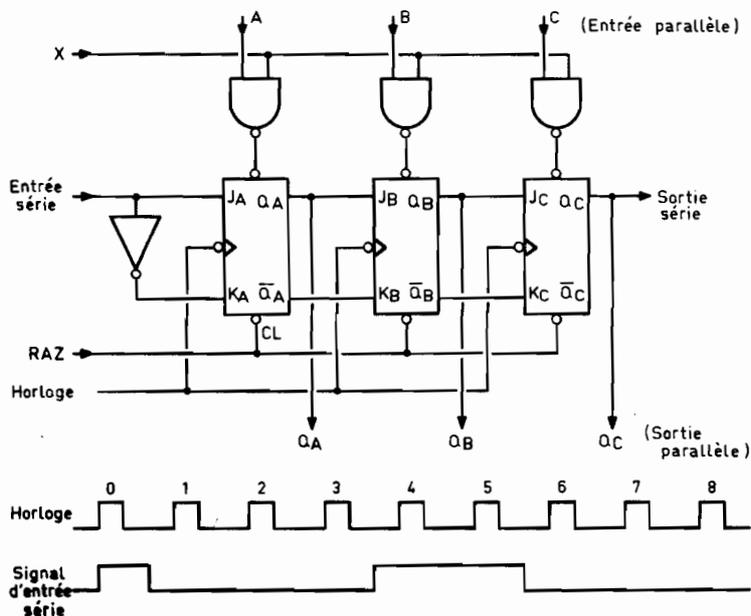


FIGURE 15. - Schéma et signaux de l'exercice pratique.

raît sur P et un « I » arrive sur CLR. La première bascule se trouve à l'état travail.

Les sorties parallèles sont reliées en permanence aux sorties des quatre bascules.

Registre à décalage bidirectionnel

Un même registre à décalage peut fonctionner soit vers la droite, soit vers la gauche, il suffit d'y adjoindre un dispositif de commutation (fig. 13). Chaque bascule a son entrée connectée à un commutateur deux positions. Sur la position haute, le registre est à décalage vers la droite. L'information binaire passe successivement du bistable 1 au bistable 4.

Sur la position basse du commutateur, le registre est à décalage vers la gauche. Les signaux vont successivement dans les bistables 4, 3, 2 et 1, en passant par la ligne dessinée en pointillé.

Ce commutateur n'est évidemment pas mécanique, c'est un circuit digital (OU exclusif) commandé par un signal X (fig. 14). L'état logique de sortie est donné par la relation :

$$S = (AX) + (B\bar{X}).$$

Si $X = 0, \bar{X} = 1,$

on obtient en sortie :

$$A \cdot 0 + B \cdot 1, \text{ soit } S = B.$$

Si $X = 1, \bar{X} = 0,$ on a $S = A.$

Le commutateur peut aussi être réalisable avec des NAND. On obtient à la sortie : $\bar{A}\bar{X} \cdot B\bar{X},$ soit $AX + B\bar{X}.$

Exercice d'application

Les trois bascules de la figure 15 sont initialement mises à zéro. Quel sera l'état des sorties Q_A, Q_B et Q_C à la fin de la septième impulsion ?

J.-B P.