

Cheapernet : une nouvelle approche pour les réseaux locaux

La tendance actuelle pour la constitution de réseaux locaux est à l'adoption du protocole CSMA/CD Ethernet. Le standard IEEE 802-3 qui est sensiblement identique aux standards ECMA et Ethernet II est actuellement reconnu au niveau international pour la réalisation de réseaux locaux. Deux améliorations seront prochainement apportées au 802-3 : Cheapernet et AUI compatible large bande qui en élargiront considérablement les possibilités.

Cheapernet utilise le câble coaxial standard économique 50 Ω de type RG 48AU, et peut-être mis en œuvre par l'utilisateur, il est de ce fait bien adapté pour les applications où les impératifs économiques sont de première importance, telles qu'ordinateur personnel ou terminaux de points de vente.

Le standard « AUI large bande », permet le raccordement de l'équipement de base 802-3 sur un réseau large bande. Une vitesse de transfert de 10 Mbits/seconde assure une totale compatibilité entre les diverses options du système.

Cependant, le succès du CSMA/CD est lié à l'efficacité et au coût des éléments actifs utilisés pour les nœuds de raccordement au réseau. C'est pourquoi NS propose un ensemble de circuits permettant la réalisation facile et économique d'interface réseau.

Un découpage judicieux des fonctions à réaliser a permis d'utiliser pour chacune de celles-ci la technologie de fabrication la mieux appropriée.

Un jeu de 3 circuits (figure 1)

En partant du câble, 3 circuits assurent les fonctions suivantes :

— DP 8392 Interface transceiver/coaxial (CTI) met en œuvre le dri-

ver, le récepteur et le circuit détecteur de collision.

— DP 8391 Interface réseau série (SNI) code et décode, en code Manchester les données série et assure l'interface avec le câble du transceiver.

— DP 8390 Contrôleur d'interface réseau (NIC) exécute le protocole de communication et fournit l'interface du système hôte et la gestion de mémoire tampon.

Comme nous l'avons dit précédemment, les technologies de fabrications ont été choisies selon les fonctions que chaque circuit doit accomplir. Le cas de l'interface transceiver/coaxial est particulier car les transformateurs d'isolement constituent une ligne de partage naturel et l'électronique est groupée autour du câble sur une seule puce. La technologie choisie doit à la fois permettre la réalisation des fonctions analogiques précises, satisfaire à la rapidité nécessitée par la partie numérique du circuit, tout en étant de grande fiabilité afin de ne pas provoquer de pannes de l'ensemble du réseau.

Le choix s'est porté sur un procédé bipolaire à jonctions isolées dans lequel il est fait appel à l'épithaxie profonde et à des couches d'oxyde épais pour accroître la fiabilité. L'épithaxie épaisse assure une tension de claquage élevée permettant au circuit de supporter les pointes de tensions présentes sur le câble. L'oxyde épais améliore, pour sa part, l'immunité statique inhérente à la technologie bipolaire.

Pour améliorer encore la fiabilité réclamée par la norme 802-3 qui exige un MTBF de 1 million d'heures, la densité de courant dans les pistes métalliques est maintenue basse, et leurs trajets soigneusement étudiés. L'encapsulation présente une faible résistance thermique qui contribue au maintien de la puce à une faible température de fonctionnement.

En ce qui concerne l'interface série, celle-ci utilise une technologie bipolaire à isolement oxyde qui lui confère la grande rapidité requise par le décodeur numérique à boucle de verrouillage de phase (DPLL). L'ensemble du circuit, à l'exception des tampons TTL des lignes d'interface du contrôleur est réalisé en technologie ECL, et sa topologie a été conçue pour en minimiser le bruit.

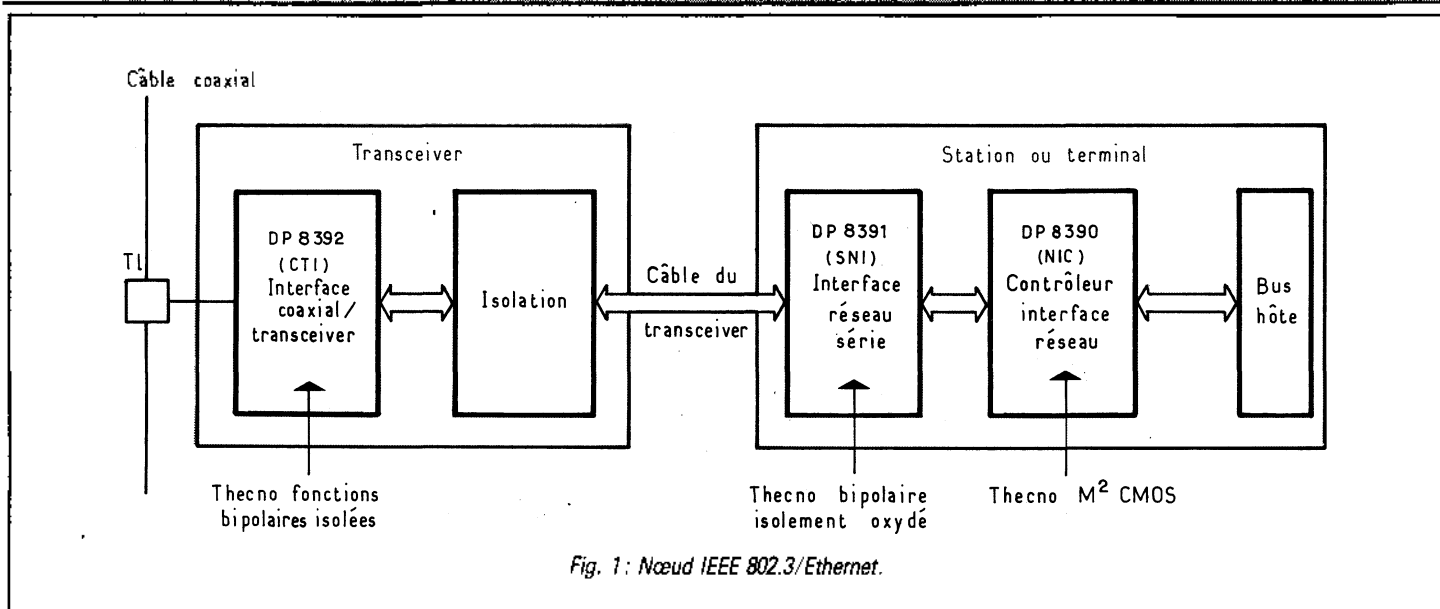


Fig. 1: Nœud IEEE 802.3/Ethernet.

Le contrôleur qui comprend de nombreuses mémoires et logiques utilise la technologie M² CMOS qui est également employée pour les réseaux prédiffusés. Ce processus utilise une double couche métallique isolée par oxyde et des portes autoalignées de 2 μ m pour obtenir à la fois rapidité et forte densité. Il traite facilement les données à 10 Mbits/s en consommant une puissance modeste, caractéristique intéressantes pour les applications d'informatique personnelle dont les équipements souffrent généralement d'une mauvaise ventilation et d'alimentation aux performances limitées.

L'interface coaxial (figure 2)

Le circuit assure toutes les fonctions du transceiver à l'exception de l'isolement du signal et de l'alimentation. Le transceiver est placé à proximité du câble coaxial pour maintenir la charge capacitive ramenée sur celui-ci à une valeur inférieure aux 4 pF exigés. Les signaux d'attaque du coaxial ont des temps de montée et de descente de 25 ns \pm 5 ns, adaptés à quelques nanosecondes près, et les variations de pente sont inférieures à 2 ns.

Pour satisfaire aux conditions de courant recommandées par la norme IEEE 802-3, une résistance extérieure est utilisée conjointement à la référence de tension interne. Un dispositif surveille le fonctionnement du driver, et coupe la sortie après 20 ms de défaillance. Il peut être utilisé pour commander un relais et couper ainsi physiquement la liaison avec le réseau.

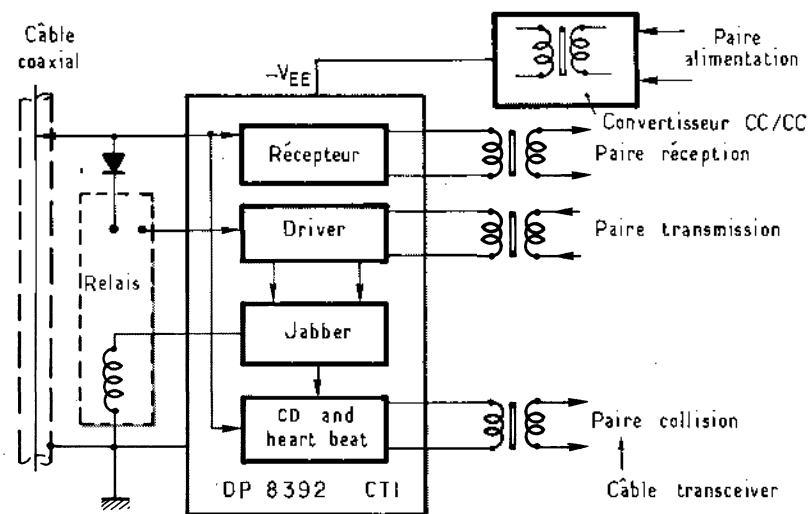


Fig. 2: Interface coaxe Transceiver.

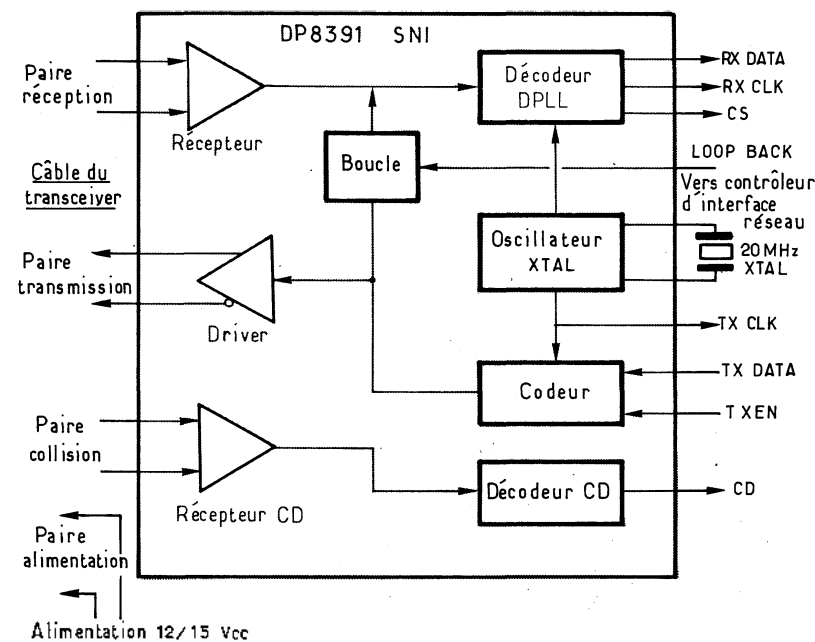


Fig. 3: Interface réseau série.

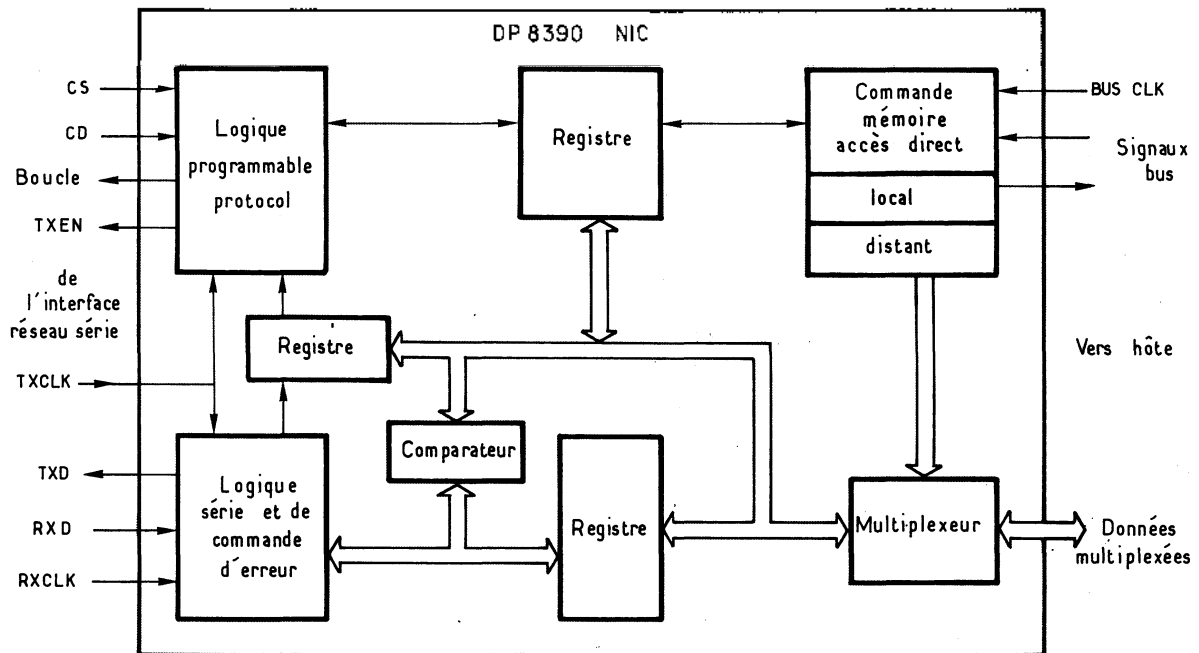


Fig. 4: Contrôleur d'interface du réseau.

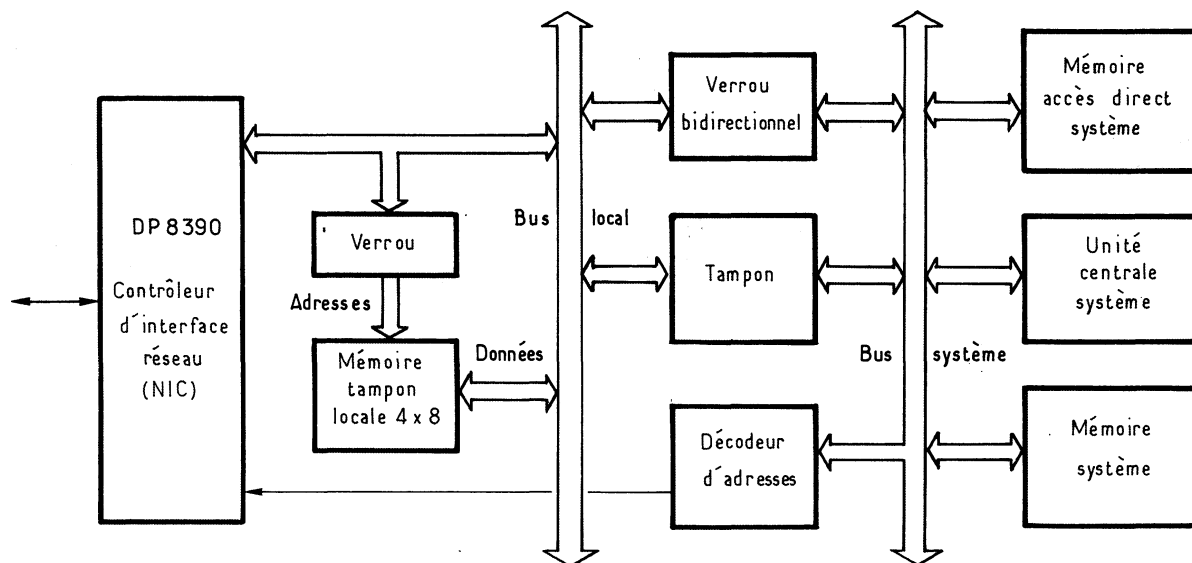


Fig. 5: Interface typique hôte/contrôleur d'interface réseau (NIC) avec tampon local.

En mode réception, la collision (entre 2 stations quelconques du réseau) est détectée par un circuit comprenant un filtre quadripôle de Bessel, et, elle est signalée en fin de transmission du paquet par un signal généré au moyen d'un oscillateur 10 MHz incorporé.

Le récepteur comprend un égalisateur pour réduire les distortions, et un « squelch » évite le déclenchement du récepteur par les bruits véhiculés par le câble coaxial. Inversement, à

la transmission, un dispositif de « squelch » élimine les déclenchements par le bruit du câble du transceiver. L'interface est relié au câble de sortie par des transformateurs d'impulsion miniatures contenus dans un boîtier standard DIP à 14 broches qui assurent l'isolement.

Le câble, dont la longueur peut atteindre 50 mètres, comprend quatre paires torsadées blindées, dont une destinée à l'alimentation, qui n'a pas été incorporée à l'interface, en

raison de la puissance dissipée et de ses exigences d'isolement.

Le décodeur digital (figure 3)

L'extrémité du câble provenant du transceiver est branchée directement, sans transformateur à l'interface réseau série.

De ce fait, celle-ci comporte en plus des fonctions habituelles une protection contre les coupures et les courts-circuits. Elle fournit 8 lignes TTL au

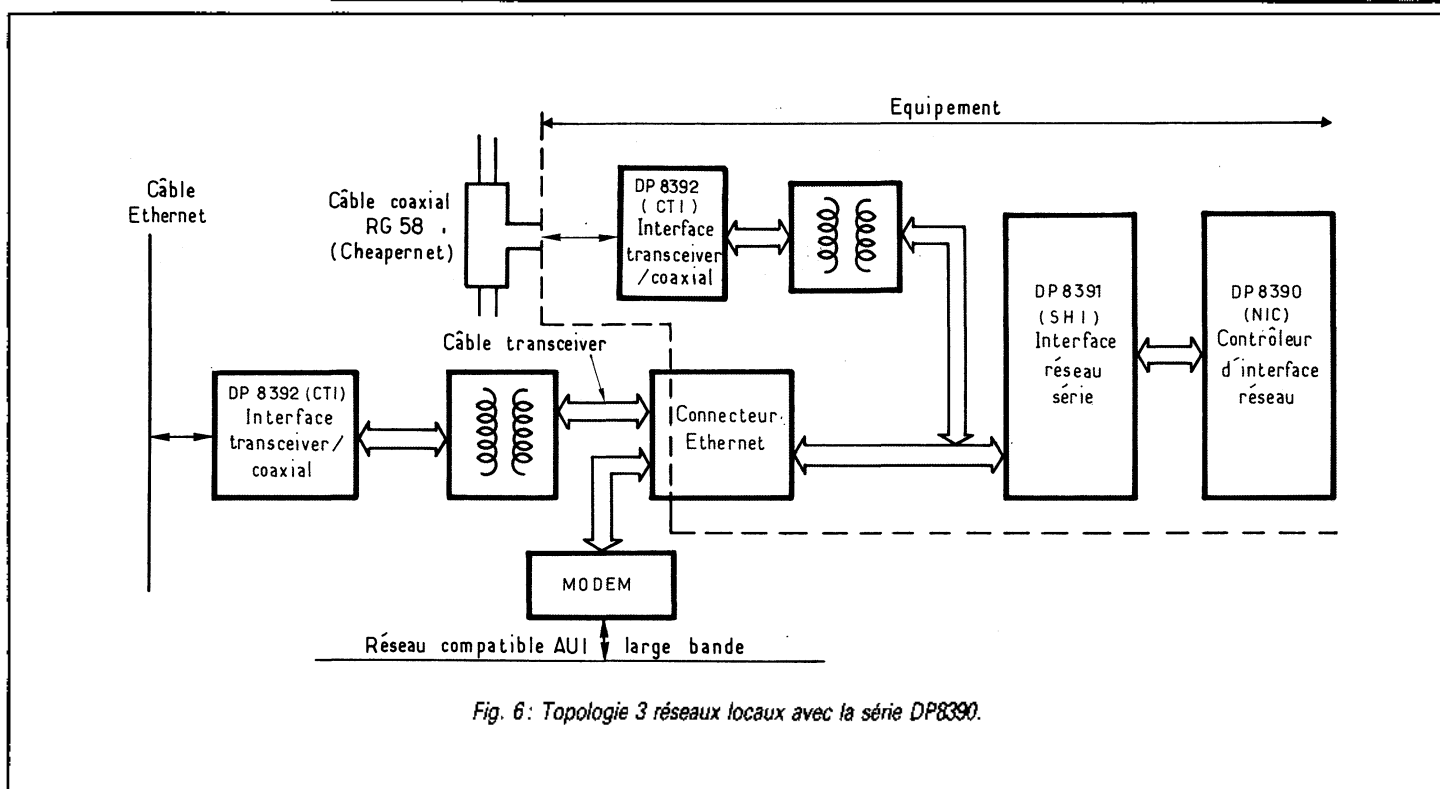


Fig. 6 : Topologie 3 réseaux locaux avec la série DP8390.

contrôleur de réseau. Les données NRZ provenant du contrôleur et les signaux d'horloge sont transmis en code Manchester à la paire « émission » du câble du transceiver.

Le processus inverse a lieu à la réception, mais le problème est compliqué par la gigue qui affecte le signal, qui peut atteindre 20 ns.

Le décodage utilise une boucle numérique à verrouillage de phase, pour s'affranchir des inconvénients rencontrés avec les boucles analogiques (nécessité de composants extérieurs, performances affectées par la topologie et par les bruits), et améliorer la tolérance à la gigue.

Pour obtenir les performances nécessaires, le signal doit être échantillonné toutes les 2 ns, ce qui imposerait selon les méthodes habituelles une fréquence d'horloge de 1 GHz.

Un procédé original mis au point par NS utilise une horloge triphasée à 160 MHz (intégrée sur la puce) elle est verrouillée sur un quartz 20 MHz. Ce circuit a en outre l'avantage de se verrouiller instantanément sur le premier front du signal, et d'avoir sa pleine résolution dès les 5 premiers bits reçus.

En dehors de ses fonctions de codeur décodeur, l'interface génère également un signal de présence de porteuse sur la paire « réception » ; elle décode le signal de collision et comprend une boucle de diagnostic.

Le contrôleur de réseau

En plus des fonctions usuelles de traitement de signal, le contrôleur Chaepernet, dispose d'une gestion de la mémoire tampon au moyen d'une double mémoire à accès direct (DMA) qui double les possibilités d'échanges avec la mémoire locale extérieure (RAM), dont la capacité peut atteindre 64 k bytes.

L'une des voies (locale) est utilisée pour le transfert des données entre la mémoire locale (DMA) et le contrôleur de réseau ; l'autre (distance) assure le transfert des données entre la mémoire locale (DMA) et l'ordinateur hôte.

Les paquets contenus dans la mémoire tampon, après insertion du préambule et du code de correction d'erreur sont transmis au câble coaxial avec un espace intertrame de 9,6 ns.

En cas de collision, l'émission est interrompue, puis le paquet est à nouveau transmis de façon aléatoire ; après 16 tentatives, le contrôleur alerte l'ordinateur hôte.

A la réception d'un paquet provenant du réseau, le contrôleur vérifie l'adresse de destination et, si elle est valable, vérifie le code de correction d'erreur par rapport à celui généré sur la carte. Le paquet est ensuite stocké dans la zone d'attente de la mémoire tampon locale. Cette zone est une

succession continue de pages de 256 mots assignées par l'ordinateur hôte lors de l'initialisation du contrôleur de réseau. La localisation de la file d'attente dans la mémoire tampon, et sa longueur, en nombre de pages sont entièrement programmables. En dehors de la zone utilisée pour la file d'attente, le reste de la mémoire est disponible pour l'assemblage des paquets à transmettre. Les paquets sont stockés en commençant par le haut d'une page, et en utilisant autant de pages que nécessaire, ce qui simplifie leur adressage. Après la lecture de chaque paquet, la zone correspondante de la mémoire tampon est disponible pour le stockage d'un nouveau paquet.

Pour la voie de données le contrôleur dispose d'un tampon interne FIFO de 32 bytes utilisable en transmission et en réception. A un niveau programmé, le contrôleur déclenche un transfert en salve avec la mémoire locale. Un seuil programmable garanti le temps d'accès à la mémoire locale pour, le processeur hôte, ou un périphérique quelconque, utilisant le bus local. Cette caractéristique est également intéressante lorsque le contrôleur est directement raccordé au bus du système car elle limite la longueur de chaque salve de transfert.

Le contrôleur dispose également de possibilité de diagnostic et de gestion complémentaire du réseau.