

PORTES A CIRCUITS INTÉGRÉS

PRIMITIVEMENT, les circuits logiques comme les portes, ont été réalisés avec des éléments (ou composants) *discreto* c'est-à-dire séparés tels que diodes, transistors, résistances. Par la suite, tout comme dans les autres domaines de l'électronique, on a constaté l'intérêt de l'emploi de circuits intégrés, car chaque porte constitue une sorte de composant complexe utilisable tel quel pour de nombreux mon-

une série de portes TTL dont nous allons donner une étude sommaire. Pour plus de détails, on pourra consulter la brochure « Applications de semi-conducteurs n° 30, Circuits intégrés de logique série FJ », brochure parue en 1968 sous le numéro de référence 12C4.

LA PORTE TTL

Le schéma d'une porte fondamentale TTL est donné par la figure 1. On remarque immédiatement la présence d'un transistor TR_1 de conception particulière, car il s'agit d'un transistor possédant une base, un collecteur et plusieurs émetteurs : sur le schéma, il y en a trois. Le transistor TR_1 est du type NPN.

La porte fondamentale est constituée par TR_1 et TR_2 . On voit qu'il y a liaison directe entre le collecteur de TR_1 et la base de TR_2 .

Le premier est monté en base commune, la base étant connectée par R_1 à la ligne positive d'alimentation V_{cc} , la ligne négative d'alimentation étant celle de masse. Les trois émetteurs représentés sont accessibles à l'utilisateur.

Il est clair que TR_2 est monté en émetteur commun et en collecteur commun donc, entrée du signal fourni par TR_1 , sur la base et deux sorties :

- Une sortie inverseuse sur le collecteur.
- Une sortie non inverseuse sur l'émetteur.

Remarquons que le montage en base commune de TR_1 est un montage non inverseur tandis que le montage de TR_2 est non inverseur ou inverseur selon la sortie choisie.

L'ensemble TTL composé de TR_1 et TR_2 avec sortie sur le collecteur est analogue au point de vue fonction à une porte DTL dont le

schéma de principe est donné par la figure 2.

Dans la porte DTL à diodes et transistor TR_2 , ce dernier est l'élément de sortie, tandis que dans le TTL de la figure 1, TR_2 est un élément d'attaque pour l'étage symétrique de sortie à deux transistors TR_3 et TR_4 et la diode D_1 .

Cet étage final, est utilisé comme étage intermédiaire (dit aussi tampon, interface) entre la porte TR_1 - TR_2 et les circuits externes utilisant le signal fourni par cette porte.

FUNCTIONNEMENT DE LA PORTE TTL

Rappelons d'abord les états d'un transistor : état de conduction, représenté souvent par ON et l'état bloqué représenté par OFF, en terminologie anglo-saxonne, adoptée d'une manière courante par les spécialistes des calculatrices électroniques.

On peut aussi désigner ces états par les initiales H et L :

H = ON = état conducteur.
L = OFF = état bloqué.

Lorsqu'une entrée est polarisée de façon que le transistor soit à

CAS 1 : TOUTES LES ENTRESSES SONT A L'ETAT H

Considérons, pour ce cas, le schéma de la figure 3 qui reproduit celui de la figure 1. Le nombre des émetteurs de TR_1 est de quatre dont trois sont connectés directe-

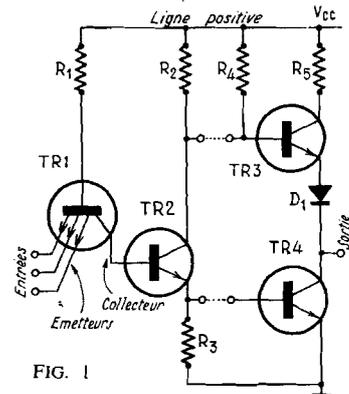


FIG. 1

tages de logique électronique, ces montages étant principalement destinés aux calculatrices.

Parmi les circuits de logique électronique citons ceux à résistance et transistor nommés RTL, à diode couplée à un transistor nommés DCTL, diode-transistor DTL. Des variantes de circuits DTL ont été proposées.

En passant aux circuits intégrés, on a commencé par reproduire les montages à composants discrets. Par la suite, on a abouti à des circuits intégrés complexes monolithiques n'utilisant que des transistors spéciaux, les circuits TTL (transistor - transistor - logique).

La Société La Radiotechnique - Coprim - RCT a mis au point

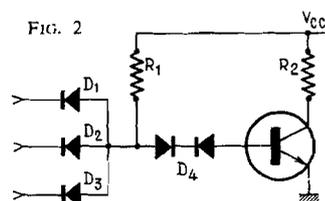


FIG. 2

l'état H, on dit qu'il s'agit d'une entrée à l'état H ou entrée « haute ». Dans le cas contraire, l'entrée est à l'état L ou entrée basse correspondant au transistor bloqué.

Le choix entre les états H et L correspond à deux possibilités de fonctionnement en continu.

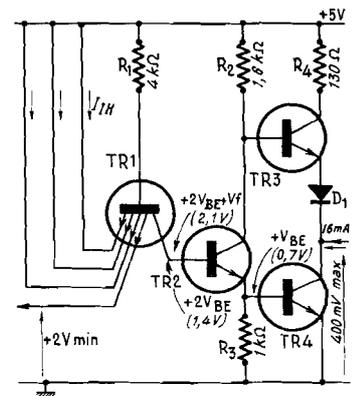


FIG. 3

ment à la ligne positive de + 5 V par rapport à la masse et le quatrième (c'est-à-dire un quelconque émetteur restant) est polarisé à + 2 V minimum.

On peut dire que dans ces conditions toutes les entrées sont « hautes », la tension minimale de + 2 V étant suffisante pour qu'il y ait conduction de TR_1 . Les autres entrées, portées à + 5 V sont également des entrées hautes étant donné le branchement de la base.

Toutes les entrées de TR_1 étant hautes, chaque entrée consomme un courant I_{IN} (I_N = import = entrée) dit courant d'entrée de 40 μ A maximum.

La tension d'entrée correspond au niveau logique 1 (opposé au niveau logique 0 = zéro).

D'autre part, comme il y a

liaison directe, le collecteur de TR₁ est au potentiel de la base de TR₂. Ce niveau est la tension + 2 VBE positive par rapport à la masse de potentiel zéro, c'est-à-dire 1,4 V, ce qui correspond à la tension d'émetteur de TR₂ de 0,7 V = + VBE.

La diode collecteur-base de TR₁ étant polarisée dans le sens direct par l'alimentation à travers R₁ de 4 K.ohms, la base est à une tension supérieure, égale à la chute de tension dans la diode conductrice, à celle du collecteur.

TR₁ est donc conducteur et saturé. Le courant d'émetteur de TR₂ circule en partie dans la résistance d'émetteur R₃ et en partie dans le circuit de base de TR₄ maintenu ainsi à l'état de saturation.

D'autre part le collecteur de TR₂ est à la tension + (VBE + VCESAT) par rapport à la masse.

Cette tension est insuffisante pour rendre conducteur TR₃. Grâce à D₁, on est assuré que TR₃ reste bloqué, même dans les conditions les plus défavorables.

TR₄ seul conducteur de l'étage de sortie, a un courant de 16 mA et la tension L de sortie ne peut dépasser 0,4 V.

La sortie est donc à l'état bas L et la tension peut avoir une valeur typique de 0,22 V.

Un courant de 16 mA suffit pour l'attaque de dix entrées de portes disposées à la suite de celle considérée. On peut même prélever jusqu'à 32 mA, mais dans ce cas la tension de sortie sera augmentée comme le montre la figure 5.

Cette figure donne la courbe (en fait, une droite) représentant

Le seuil de la tension d'entrée est la tension d'entrée permettant tout juste le changement d'état de la tension de sortie. Ce seuil est de 1,5 V environ.

Il faut, par conséquent, que toutes les entrées soient au-dessus de ce niveau de + 1,5 V environ.

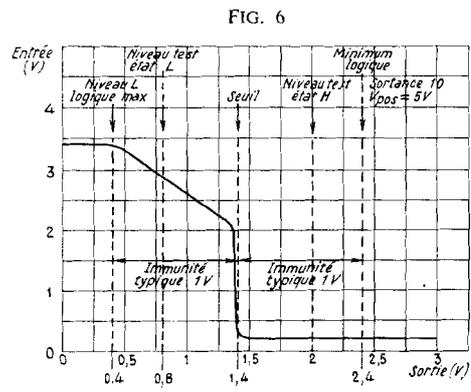
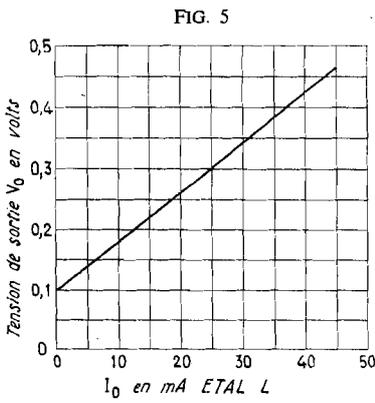
Pour essayer (tester) le circuit, on applique une tension de + 2 V et on doit obtenir à la sortie une tension inférieure à 0,4 V pour 16 mA.

TR₂ est haute et TR₃ est donc conducteur (ON). Dans les conditions énoncées, la tension de sortie est garantie n'être pas inférieure à 2,4 V, lorsque le courant de sortie est de 400 µA (ce qui est le courant maximal d'entrée de dix portes dans l'état H). Si la tension d'entrée reste inférieure à 800 mV, une valeur typique de la tension de sortie peut être de 3,3 V.

La figure 6 représente la caractéristique de transfert typique

ment à la valeur VCESAT de TR₄. En même temps, TR₂ est saturé et TR₃ bloqué. Pendant un temps bref, TR₃ et TR₄ sont conducteurs et un courant circule alors, à partir de la ligne positive, via R₄, TR₃, D₁, TR₄ et la terre. Ce courant est de 5 à 10 mA environ, la durée de l'impulsion de 5 ns environ.

En commutation à partir de l'état (L) dans l'état (H), les tensions des entrées sont fortes, initialement. Lorsque la tension d'une



Remarquons que le montage de la figure 3, avec les entrées à l'état H donne à la sortie l'état L. Au contraire pour que la sortie soit à l'état H, il faut qu'une ou plusieurs entrées soient à l'état L.

CAS 2 :

UNE OU PLUSIEURS ENTRIES A L'ETAT L

Les conditions de fonctionnement du circuit dans l'état L sont indiquées à la figure 4. On a relié tous les émetteurs d'entrée sauf un, à la ligne positive, comme dans le cas précédent, mais l'émetteur restant est à l'état L ce qui a nécessité une tension de 800 mV (0,8 V) pour la condition dite « de test ».

Pratiquement, la tension d'entrée ne doit pas dépasser 400 mV si elle est fournie par la sortie d'un circuit similaire.

Le courant IL₂ se compose de deux courants partiels IB et IL₁. IB est fourni à travers R₁ et la diode émetteur base. Le courant IL qui est le plus faible circule en raison d'une action dite latérale se produisant dans les transistors à multiples émetteurs entre ceux-ci. Le courant total maximal de sortie, IL₂ est de 1,6 mA, on voit que le courant de sortie d'une porte dans l'état H (16 mA) suffit pour alimenter dix entrées. Le collecteur TR₁ se trouve porté à une tension qui est supérieure de VCESAT à la tension d'entrée. Or, cette tension ne suffit pas pour mettre pleinement en conduction TR₂ et TR₄. Toutefois, TR₂ peut être faiblement conducteur dans la condition de « test », avec 800 mV à l'entrée. Le transistor TR₄ reste bloqué. La tension collecteur de

d'une porte TTL. Dans l'état haut (H), la tension de sortie commence à diminuer, si l'on prélève un courant supérieur au maximum normal de 400 µA. La caractéristique de sortie typique d'une porte dans l'état haut (H) est représentée sur la figure 7, en fonction du courant dans la charge.

En cas de court-circuit, le courant de sortie est au minimum de 18 mA et au maximum de 58 mA.

Ce courant est limité par R₄ et dans une plus faible mesure par D₁.

Le circuit a une résistance de sortie de 10 à 12 ohms dans l'état L et inférieure à 100 ohms dans l'état H, une valeur typique étant 70 ohms pour cet état.

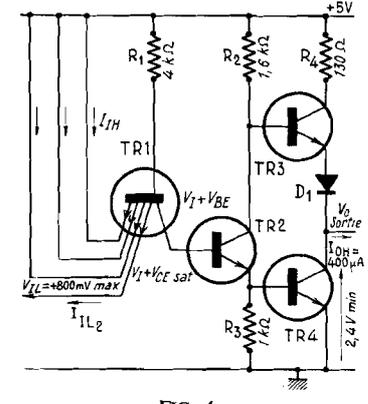
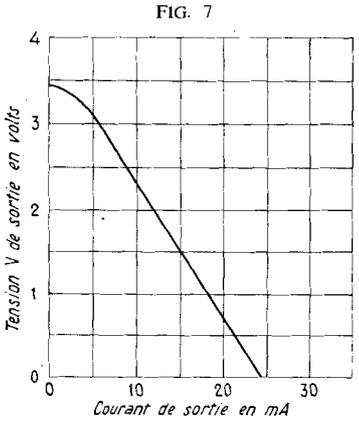
COMMUTATION

Lorsqu'on commute de l'état L ou OFF vers l'état H ou ON, la séquence des opérations se déroule ainsi :

Nous supposons qu'une entrée est au potentiel 0 et les autres reliées à la ligne positive. Les entrées hautes H ont un courant de circulation et le courant sortant sur l'entrée « basse » est de 1,6 mA environ. Si la tension des entrées basses s'élève, le courant d'entrée commence à décroître. Lorsque la tension d'entrée atteint 0,8 V environ, TR₂ commence à conduire et sa tension collecteur diminue. La tension de sortie décroît donc également et cela se poursuit jusqu'au moment où l'on atteint le seuil d'entrée de 1,4 ou 1,5 V environ. En ce point, la sortie est tombée à 2 V environ. La base TR₂ est à une tension de 1,4 V environ et les transistors TR₂ et TR₄ sont mis en conduction. La tension de sortie baisse rapide-

ou plusieurs de ces entrées s'est réduite à une valeur voisine de 1,4 V, la tension collecteur TR₁ tombe au-dessous de la tension exigée pour maintenir en conduction TR₂ et TR₄. Donc, TR₄ se bloque et la tension de sortie augmente. Le courant dans TR₂ diminue et sa tension collecteur croît, ce qui met TR₃ en conduction (H). La tension de sortie s'élève alors vers le niveau logique « 1 ».

Si la porte est employée avec une charge capacitive de 15 pF, le



la tension de sortie V₀ en volts en fonction du courant I₀ en mA. Pour I₀ = 16 mA, on a V₀ = 0,22 V et pour I₀ = 32 mA on a V₀ = 0,36 V. Le courant I₀ est le courant de sortie typique pour l'état bas L.

Pour maintenir le circuit d'entrée à l'état H, le potentiel de l'émetteur de TR₁, porté au niveau le moins positif (donc le plus bas), doit rester encore au-dessus d'un minimum pour pouvoir maintenir les conditions indiquées par les valeurs numériques du schéma de la figure 3.