

# INITIATION AU CALCUL ELECTRONIQUE

## Les fonctions logiques REPRÉSENTATION SYMBOLIQUE

LES diverses fonctions « logiques » (selon Boole et ses successeurs) mentionnées précédemment sont : ET, OU, OUI, NON, auxquelles on peut ajouter les fonctions : NON-ET ou NAND, NON-OU ou NOR.

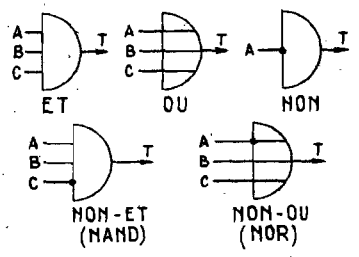


FIG. 1

ces abréviations dérivant des termes anglais : NOT AND = NAND et NOT OR = NOR, avec OR = OU et AND = ET.

La fonction ET se nomme aussi fonction de **disjonction** et OU se nomme fonction de **conjonction**, NON étant la négation et OUI l'affirmation ou la confirmation.

Des symboles graphiques ont été adoptés par les spécialistes pour les circuits électroniques correspondant à ces fonctions.

La figure 1 montre ces symboles, mais il y en a malheureusement quantité d'autres comme par exemple ceux de la figure 2 qui sont plus explicites, car ils indiquent les entrées des signaux à gauche et le signal de sortie à droite.

### FONCTION ET CIRCUIT « ET »

On se souviendra que le circuit ET permet la multiplication. Au cours de l'exposé du système binaire, on a vu que les multiplications se ramènent, dans ce système, à des produits partiels où les nombres ne peuvent être que 0 ou 1, ce qui donne quatre sortes de résultats :  $0 \cdot 0 = 0$ ,  $0 \cdot 1 = 0$ ,  $1 \cdot 0 = 0$ ,  $1 \cdot 1 = 1$ .

Si l'on remplace les zéros et 1

par des signaux rectangulaires et que l'on applique ces signaux aux entrées A, B, C... d'un circuit ET, on devra obtenir à la sortie T le produit de ces signaux.

Considérons les signaux A et B de la figure 3.

En ordonnées, on indique l'amplitude et en abscisses le temps. Le signal A (sous forme de tension) est alternativement égal à 1 et 0. Le signal B a la même forme mais est décalé d'un temps  $t_1 - t_0$ .

Appliquons ces deux signaux aux entrées A et B du circuit ET. La sortie donnera un signal T représenté en bas de la figure 3.

En effet, partons du temps  $t = 0$ . La tension A est égale à 1 et B = 0, donc  $AB = 1 \cdot 0 = 0$ , donc  $T = 0$ . Ceci dure entre  $t = 0$  et  $t = t_0$ . A partir de  $t = t_0$  jusqu'à  $t = t_1$ , on a  $A = 1$  et  $B = 1$ , donc  $T = AB = 1$ . Depuis  $t = t_1$  jusqu'à  $t = t_2$ , on a  $A = 0$  et  $B = 1$ , donc  $T = AB = 0$ . De même depuis  $t = t_2$  jusqu'à  $t = t_3$ , on a  $A = 0$  et  $B = 0$ , donc  $T = AB = 0$ .

Entre  $t = t_3$  et  $t = t_4$  le processus recommence :  $A = 1$ ,  $B = 1$ ; donc  $T = 1 \cdot 1 = 1$ .

Un circuit électronique à diodes réalisant la fonction ET est représenté par la figure 4. Il y a 3 entrées de signaux A, B et C sur une seule sortie T.

Le signal  $T = A \cdot B \cdot C$  est obtenu sur  $R_L$ . Toutes les anodes sont positives. Des signaux rectangulaires, comme par exemple ceux de la figure 3, sont appliqués en A, B, C...

Il est clair qu'une diode n'est conductrice que lorsque la cathode est à zéro volt. Dans ces conditions, la diode considérée, par

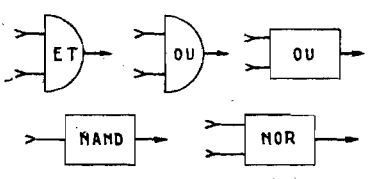


FIG. 2

exemple  $D_A$ , est conductrice, sa résistance interne est faible et comme il en est de même de  $R_L$  on peut considérer que la tension du point X (ou celle aux bornes de  $R_L$ ) est pratiquement nulle ou, en tout cas, à un niveau très bas proche de zéro.

On voit que cette tension nulle du point X peut être obtenue avec un signal zéro unique. Pour que  $T = A \cdot B \cdot C$  soit nul, il suffit qu'un seul signal seulement, par exemple 1, soit nul, la valeur des autres signaux, zéro ou 1, n'ayant plus aucune influence sur le résultat  $T = 0$ .

Il en résulte qu'un seul autre cas est possible pour obtenir une tension  $T = 1$  à la sortie : ce cas est celui où les trois diodes sont bloquées en même temps ; donc, il s'agit des laps de temps correspondant à la valeur 1 des trois tensions rectangulaires :  $A = B = C = 1$ , donc  $T = 1 \cdot 1 \cdot 1 = 1$ .

Pour que le montage de la figure 4 fonctionne, la tension des signaux rectangulaires doit être égale à U, afin de pouvoir bloquer les diodes pendant l'alternance positive.

D'autre part on doit satisfaire aux conditions :

$$R \gg R_F \\ R \gg R_L \\ R_L \gg R$$

où  $R_F$  = résistance directe des diodes,  $R_L$  = résistance inverse des diodes.

Vérifions que ce montage donne les résultats attendus.

Soit le cas des signaux A et B de la figure 3 ; le signal C n'existant pas, l'entrée C ne sera pas utilisée et la cathode de C sera laissée en l'air (non connectée). Ceci est très important. En effet, si l'on branche la cathode de  $D_C$  à la ligne zéro,  $D_C$  sera conductrice et la tension de sortie T sera constamment nulle, quelles que soient les valeurs de A et B.

Reportons-nous à la figure 3 tout en considérant le montage de la figure 4.

Partons du temps  $t = 0$  et analysons le fonctionnement du circuit ET jusqu'au temps  $t = t_0$ . On sup-

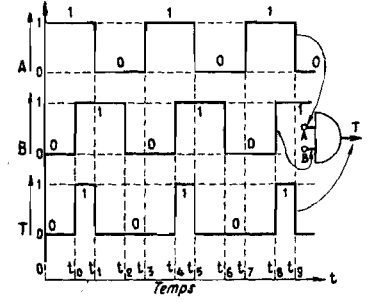


FIG. 3

posera, évidemment, que l'amplitude des signaux A et B est de U volts.

Entre  $t = 0$  et  $t = t_0$ , on a  $A = 1$  et  $B = 0$ , donc  $D_A$  est bloquée, mais  $D_B$  est conductrice, donc  $T = 0$ , la diode  $D_C$  restant toujours bloquée.

Pendant la période  $t_0$  à  $t_1$ , les deux tensions A et B sont égales à U volts, donc les diodes sont bloquées, le point X est à U volts, ce qui correspond au signal de sortie  $T = U$  ou  $T = 1$  selon l'algèbre de Boole.

Il sera facile de vérifier ce qui se passe durant les périodes suivantes depuis  $t = t_1$ .

On peut réaliser les montages ET avec un nombre n d'entrées, ce nombre étant limité par la somme des courants inverses des diodes et de la température maximum pouvant être atteinte pendant le fonctionnement du circuit.

L'emploi de diodes au silicium

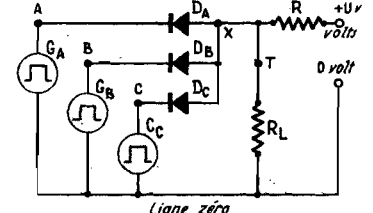


FIG. 4

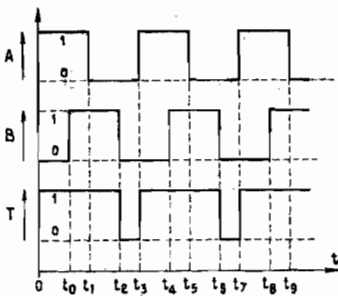


FIG. 5

est avantageux en raison de leur courant inverse faible.

### CIRCUIT OU

Rappelons que le circuit logique OU, ou porte OU, permet les additions :

- $0 + 0 = 0$
- $0 + 1 = 1$
- $1 + 0 = 1$
- $1 + 1 = 1$  (et non 2).

la dernière relation signifiant tout simplement qu'avec une porte OU, le signal de sortie peut être obtenu si au moins un des signaux d'entrée existe, donc, s'il y en a deux (ou plusieurs), ce sera un signal de sortie qui sera toujours obtenu, et il sera désigné par 1.

Sur la figure 5 on a représenté les deux signaux A et B et le signal de sortie, résultat de l'addition des deux précédents.

Entre A et B, il y a un décalage de temps égal à  $t_1 - t_0$ . A partir du temps  $t = 0$  jusqu'au temps  $t = t_0$ , on a  $A = 1$  et  $B = 0$ , ce qui donne  $T = 1$ .

De  $t = t_0$  à  $t = t_1$ , on a  $A = 1$  et  $B = 1$ , ce qui donne encore  $T = 1$ . De  $t_1$  à  $t_2$ ,  $A = 0$  et  $B = 1$ , donc  $T = 1$ . De  $t_2$  à  $t_3$ , on a  $A = 0$  et  $B = 0$ , donc  $T = 0$ . De  $t_3$  à  $t_4$ ,  $A = 1$  et  $B = 0$ , donc  $T = 1$ , etc.

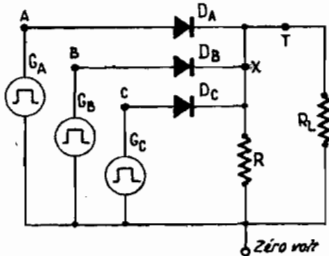


FIG. 6

En résumé : pour avoir un signal à la sortie, il suffit qu'il y ait au moins un à l'entrée.

Un montage de porte OU à diodes avec 3 entrées et une sortie est représenté par la figure 6.

Le montage ressemble à l'entrée avec celui de la figure 4, mais les diodes sont inversées et les anodes sont du côté des générateurs de tensions rectangulaires.

Du côté sortie, le montage comprend le point X, réunion des trois cathodes, relié par R à la ligne zéro volt.

Le signal de sortie apparaît aux bornes de  $R_L$ .

Remarquons qu'aucune tension d'alimentation n'est nécessaire.

Supposons encore que l'entrée C n'est pas utilisée. Dans ce cas restent les entrées A et B, auxquelles on applique des impulsions positives de tension U.

En l'absence de toute impulsion positive, les anodes et les cathodes de  $D_A$  et  $D_B$  sont à zéro volt, donc ces diodes sont bloquées et  $T = 0$ .

Si  $A = U$ , l'anode de  $D_A$  devient positive par rapport à la cathode, le signal passe et on a une impulsion positive à la sortie.

Si  $B = U$ , il en est de même.

Si  $A = U$  et  $B = U$ , il y a encore une impulsion à la sortie.

Remarquons que l'anode de la diode  $D_C$  de l'entrée non utilisée peut aussi bien rester en l'air (non connectée) que connectée à la ligne zéro.

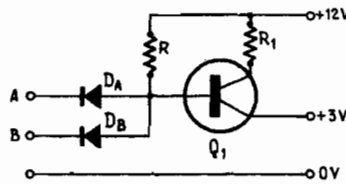


FIG. 7

En effet, dans le premier cas, elle ne s'oppose en rien à ce que A ou B ou A et B soient des impulsions positives donnant un signal T. Dans le deuxième cas, si l'anode de  $D_C$  est à la ligne zéro, on voit qu'elle ne peut pas non plus empêcher l'action des signaux A et B, car  $D_C$  sera bloquée en permanence.

Prenons le cas de deux signaux comme A et B de la figure 5.

De 0 à  $t_0$ ,  $A = 1$  et  $B = 0$ , autrement dit l'anode de  $D_A$  est positive et celle de  $D_B$  est à zéro volt, donc  $D_A$  conduit ce qui est suffisant pour qu'il y ait un signal T.

De  $t_0$  à  $t_1$ , les deux diodes  $D_A$  et  $D_B$  sont conductrices et il y a, à plus forte raison, un signal T.

De  $t_1$  à  $t_2$ ,  $D_B$  conduit donc signal à la sortie.

De  $t_2$  à  $t_3$ ,  $D_A$  et  $D_B$  sont bloquées, et il n'y a aucun signal à la sortie.

Finalement, pendant le temps 0 à  $t_2$ , il y a un signal T, pendant le temps  $t_2$  à  $t_3$  il n'y en a pas, et ainsi de suite : signal de  $t_3$  à  $t_0$ , pas de signal de  $t_6$  à  $t_7$ , etc.

### CIRCUITS NON ET NAND

Comme on l'a indiqué précédemment, le circuit NON est un montage inverseur. Il ne peut être réalisé avec des diodes. Si l'on utilise un transistor, un transistor à effet de champ ou une lampe (plus actuellement !), on devra adopter les montages suivants : émetteur commun, source commune et cathode commune, respectivement. C'est-à-dire les montages avec entrée sur base (ou porte ou grille)

et sortie sur collecteur (ou drain ou plaque).

Ces montages donneront à la sortie, à l'amplitude près, des signaux ayant la même forme qu'à l'entrée, mais variant en sens contraire.

Des schémas d'inverseurs ont été analysés. Ils sont d'ailleurs connus de tous.

Plus original est le circuit NON - ET = NAND.

Un exemple de montage NAND est donné par la figure 7, où l'on voit la réunion d'un circuit ET comme celui de la figure 4, mais à deux entrées A et B seulement, avec un inverseur (circuit NON) à transistor NPN,  $Q_1$ , du type BSY19. Les diodes BAY68 et le transistor sont des Telefunken.

On prendra  $R = 4\ 700$  ohms et  $R_1 = 1\ 000$  ohms.

Il est clair que la base de  $Q_1$  est polarisée positivement à partir du point + 12 V, par la résistance de 4 700 ohms.

On n'a pas reproduit sur le schéma de la figure 7 les générateurs  $G_A$  et  $G_B$  montés entre la ligne zéro (négatif des alimentations 12 V et 3 V) et les cathodes des diodes  $D_A$  et  $D_B$ .

Les impulsions positives provenant de ces générateurs sont de 12 V.

Il est clair que si les tensions aux points A et B sont égales à zéro, les deux diodes sont conductrices. La base de  $Q_1$  est alors au minimum de sa polarisation positive, et le transistor est bloqué. Le courant de collecteur est alors nul et sur le collecteur on a + 12 V.

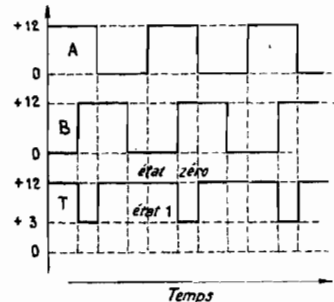


FIG. 8

Si l'une des diodes, par exemple  $D_A$ , reçoit une impulsion positive de 12 V, elle se bloque, mais l'autre diode reste conductrice, donc le transistor est encore bloqué et la tension de collecteur est + 12 V.

Dans le dernier cas, les deux diodes reçoivent des impulsions positives de 12 V qui les bloquent. La base de  $Q_1$  est alors suffisamment positive pour que ce transistor soit conducteur. La résistance collecteur-émetteur est très faible et la tension du collecteur tombe à + 3 V.

Donc, en résumé :

Pas d'impulsion sur A et B :

$T = + 12$  V.

Impulsion sur A seulement :

$T = + 12$  V.

Impulsion sur B seulement :

$T = + 12$  V.

Impulsion sur A et B :

$T = + 3$  V.

Impulsion sur A et B :

$T = + 3$  V.

L'état zéro, dans ce montage ET suivi du montage NON (inverseur), est celui où  $T = + 12$  V, et l'état 1 est celui où  $T = + 3$  V. Il est évident que grâce à l'inversion, l'état zéro correspond ici à un niveau de tension (+ 12 V) supérieur à celui de l'état 1 (+ 3 V).

Des formes de signaux convenant à ce montage sont celles des signaux A et B de la figure 3, mais avec des amplitudes de 12 V. Le signal T sera évidemment inversé et variera entre + 12 V et + 3 V au lieu de 0 V et U V ; il sera donc, la forme étant conservée, un signal à impulsions négatives (voir Fig. 8).

Comme le circuit ET, le circuit ET-NON (ou NON-ET ou NAND) correspond à des multiplications.

## Êtes-vous prêt?

la télévision en couleurs à portée d'

le diapo-télé test

UN *improbable succès* AU SALON

### infra

INSTITUT FRANCE ELECTRONIQUE  
12, rue JEAN MERMOSZ - PARIS 8<sup>e</sup> - TEL. 227.74.65

Meilleurs qu'aucun livre, qu'aucun cours. Chaque volume de ce cours visuel comporte : textes techniques, nombreuses figures et 6 diapositives mettant en évidence les phénomènes de l'écran en couleurs ; visionneuse incorporée pour observations approfondies

## BON A DÉCOUPER

Je désire recevoir les 7 vol. complets du "Diapo-Télé-Test" avec visionneuse incorporée et reliure plastifiée.

**NOM** .....

**ADRESSE** .....

CI-INCLUS un chèque ou mandat-lettre de 88,90 F TTC frais de port et d'emballage compris.

L'ensemble est groupé dans une véritable reliure plastifiée offerte gracieusement.

**BON** à adresser avec règlement à :

**INSTITUT FRANCE ÉLECTRONIQUE**  
24, r. Jean-Mermoz - Paris 8<sup>e</sup> - BAL. 74-65