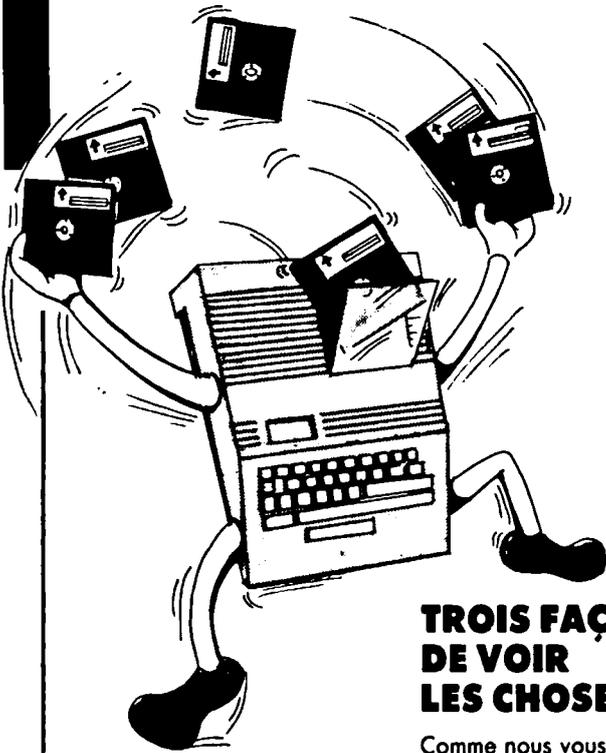


# L'ABC DE LA MICRO-INFORMATIQUE

# PAL ET FPLA



## TROIS FAÇONS DE VOIR LES CHOSES

Nous avons abordé, dans notre précédent numéro, la notion de réseau logique programmable. Nous allons aujourd'hui voir quelles sont exactement les possibilités de ces boîtiers, puis nous irons encore plus loin en ce domaine avec les LCA. Mais ne mettons pas la charrue avant les bœufs et intéressons-nous tout d'abord à nos PAL et FPLA.

Comme nous vous l'avons expliqué, un PAL se programme en faisant sauter des fusibles internes, exactement comme une « vulgaire » PROM bipolaire. La similitude ne s'arrête pas là et, si nous raisonnons en termes de circuits logiques et non plus en termes de micro-informatique, une mémoire bipolaire peut être représentée comme indiqué figure 1.

Cette figure adopte une symbolique de notation de type PAL pour rester cohérente avec la suite de notre exposé. Nous remarquons qu'une telle mémoire est en fait un réseau de ET logiques fixes (ceux qui servent au décodage d'adresses internes sur la gauche de la figure) et un réseau de OU logiques programmables (les données programmables sur la droite de la figure).

Pour concrétiser tout cela, supposons que nous appliquions 0010 sur les entrées (d'adresses) 13, 12, 11 et 10 de la PROM. Compte tenu des

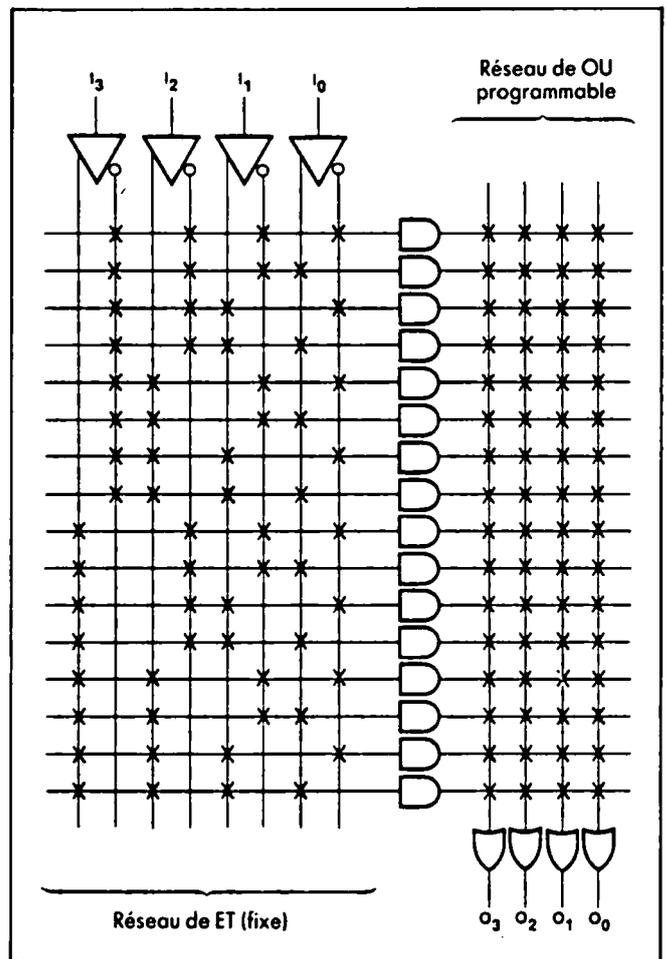


Fig. 1 (à droite)  
Structure interne d'une  
PROM.

inverseurs d'entrées et des fusibles présents dans le réseau de ET, la seule porte ET validée va être celle repérée par une étoile. Elle fournira donc un 1 sur sa sortie et l'on retrouvera sur 03, 02, 01 et 00 (les données) des 1 ou des 0 selon que les fusibles de la ligne ainsi validée seront ou non intacts.

Cette constatation nous amène à définir plus précisément les différentes familles de réseaux programmables qui existent actuellement sur le marché et que tout le monde baptise, sans trop savoir, PAL. En fait, un PAL (qui est une

marque déposée de la firme Monolithic Memories) est un composant dont la structure vous est présentée figure 2. C'est donc un réseau de ET programmables et de OU fixes. On rencontre également, dans les mêmes familles de boîtiers, des FPGA (Field Programmable Gate Arrays) qui sont des réseaux de ET programmables seulement, et des FPLA (Field Programmable Logic Array) qui sont le *ne plus ultra* car, comme vous pouvez le constater figure 3, ce sont des réseaux de ET et de OU programmables. Ces circuits ne permettant de

faire que de la logique combinatoire, puisqu'ils ne contiennent que des portes, ils ont été suivis, peu de temps après leur introduction sur le marché, par les FPLS (Field Programmable Logic Sequencer) appelés encore PAL à registres. Dans de tels boîtiers, on retrouve la structure PAL ou FPLA mais les sorties sont suivies par des bascules, comme schématisé figure 4. Ces bascules ont généralement des horloges communes, au moins par groupes de N sorties, et une de leurs sorties est ramenée dans le réseau programmable afin d'autoriser des re-

bouclages internes, offrant ainsi un maximum de souplesse à l'utilisateur de tels composants.

Les réseaux programmables étant très utilisés dans les équipements micro-informatiques, des possibilités spécifiques à ces matériels leur ont été ajoutées. Ainsi, les PAL à registres bénéficient-ils presque tous de sorties trois états. Dans le même ordre d'idées, il existe également des PAL avec des entrées-sorties programmables comme schématisé figure 5. Dans de tels circuits, la validation des lignes placées en sortie est assurée

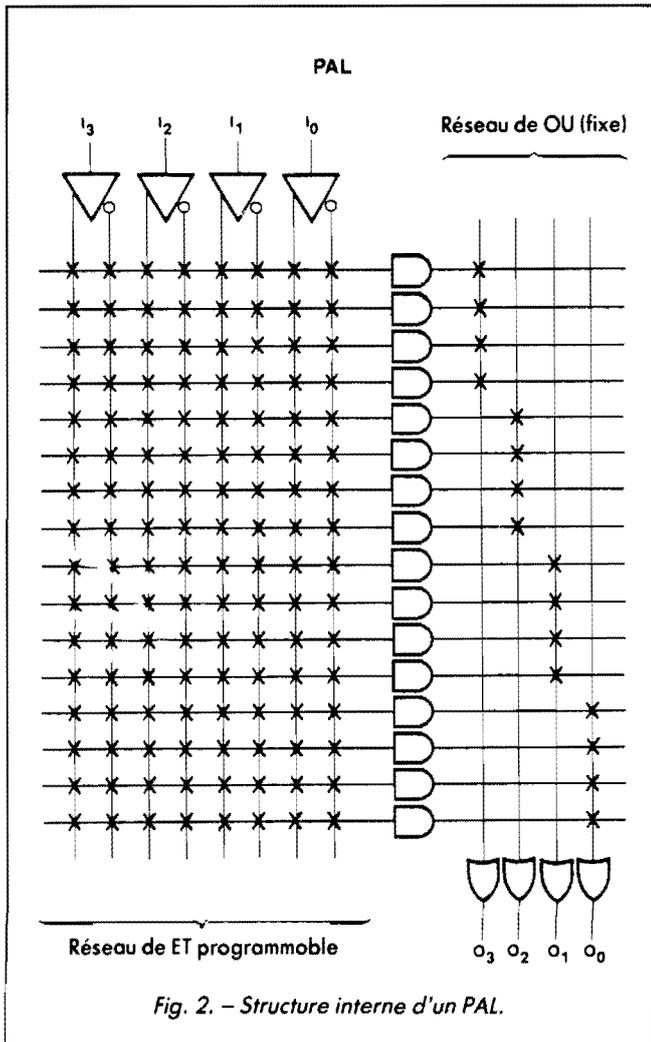


Fig. 2. - Structure interne d'un PAL.

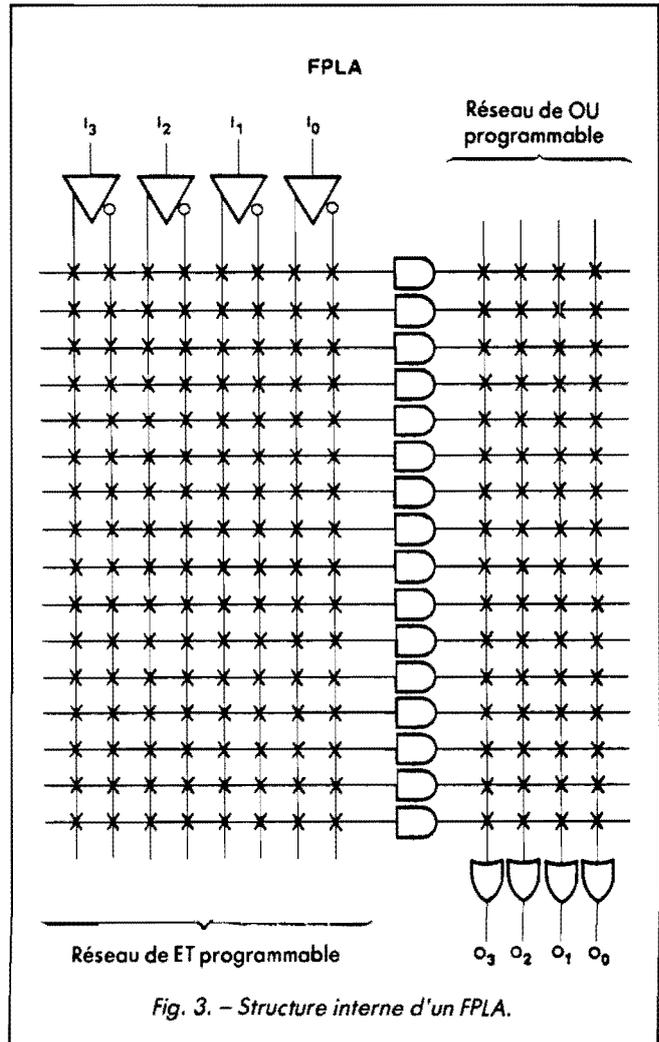


Fig. 3. - Structure interne d'un FPLA.

par une ligne elle-même programmable puisque ramenée à l'intérieur du PAL.

Enfin, pour clore cette présentation rapide de ce qui existe sur le marché, sachez qu'il existe aussi des PAL contenant des portes OU exclusif. Ils ne portent pas de noms particuliers si ce n'est XOR PAL chez MMI et respectent généralement l'architecture présentée figure 6.

## LE SECRET DES REFERENCES

Bien qu'en matière de références de circuits intégrés il n'existe que très peu de règles ou de standards, il s'en est établi un de fait pour les PAL, quasiment imposé par un des spécialistes en la matière qui est MMI (Monolithic Memories). Ce standard adopte le principe de notation sui-

vant. La partie générique de la référence, c'est-à-dire la partie débarrassée de tout suffixe ou préfixe propre au fabricant et codant le type de boîtier et (ou) la température d'utilisation est du type : XX N YY, où XX est le nombre d'entrées disponibles, YY le nombre de sorties et où N précise le type de PAL au moyen d'une lettre ayant la signification suivante :

- L indique des sorties actives

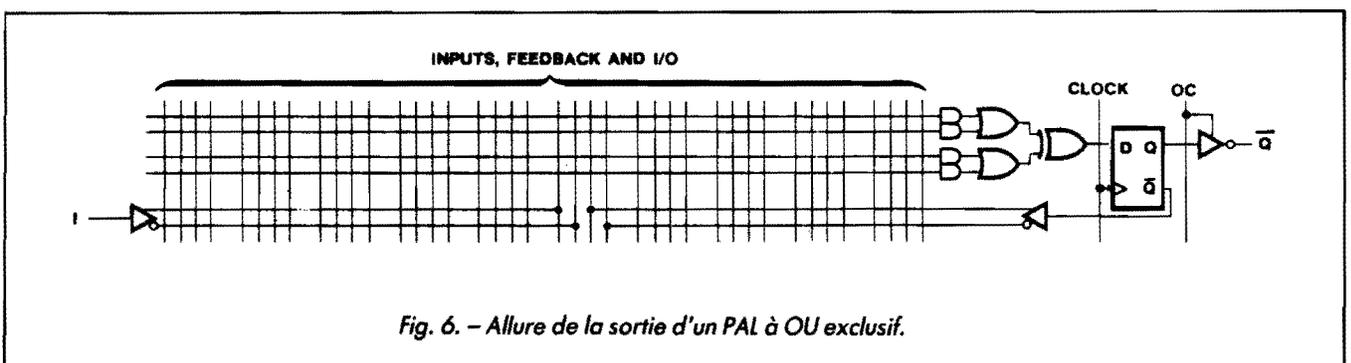
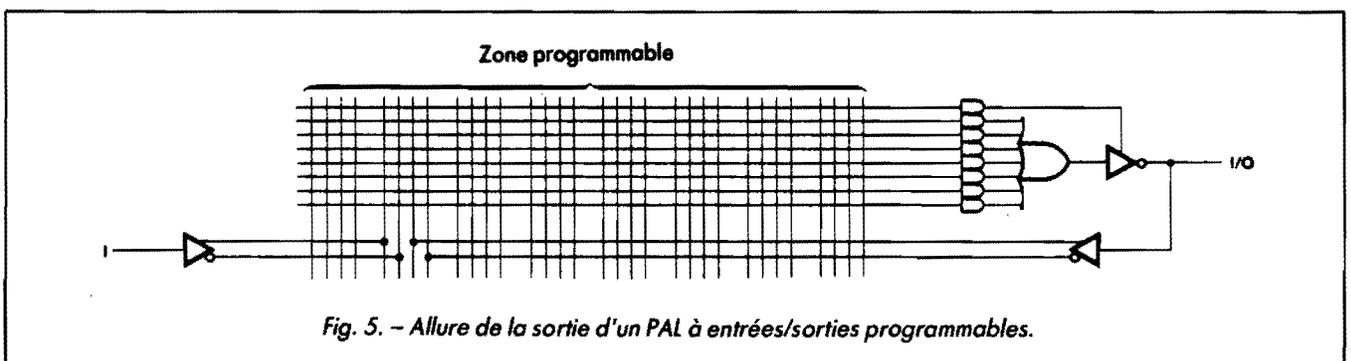
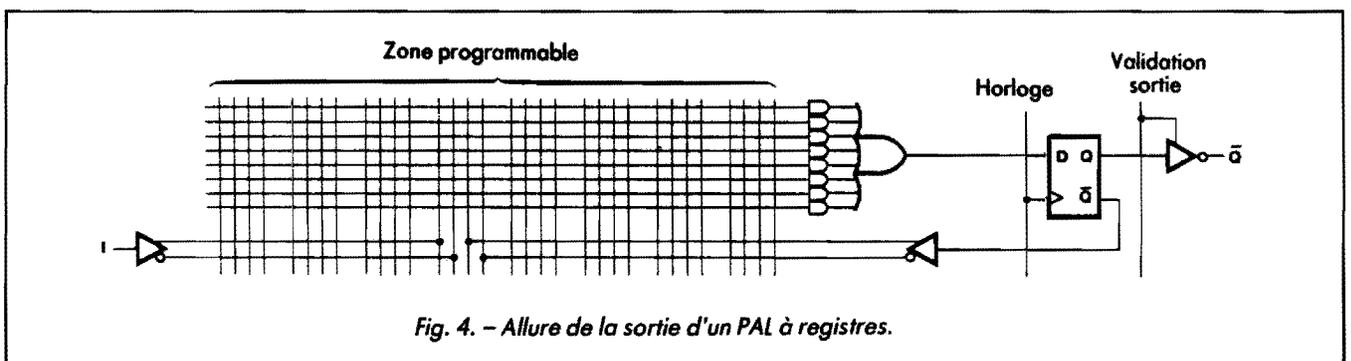
à l'état bas (L pour low) ;

- H indique des sorties actives à l'état haut (H pour high) ;

- R indique la présence de registres internes ;

- C signale des sorties complémentaires ;

- X est utilisé pour les PAL contenant des OU exclusifs (et donc aussi des registres puisque des OU exclusifs sans registres n'existent pas) ;



**Logic Diagram PAL16R4**

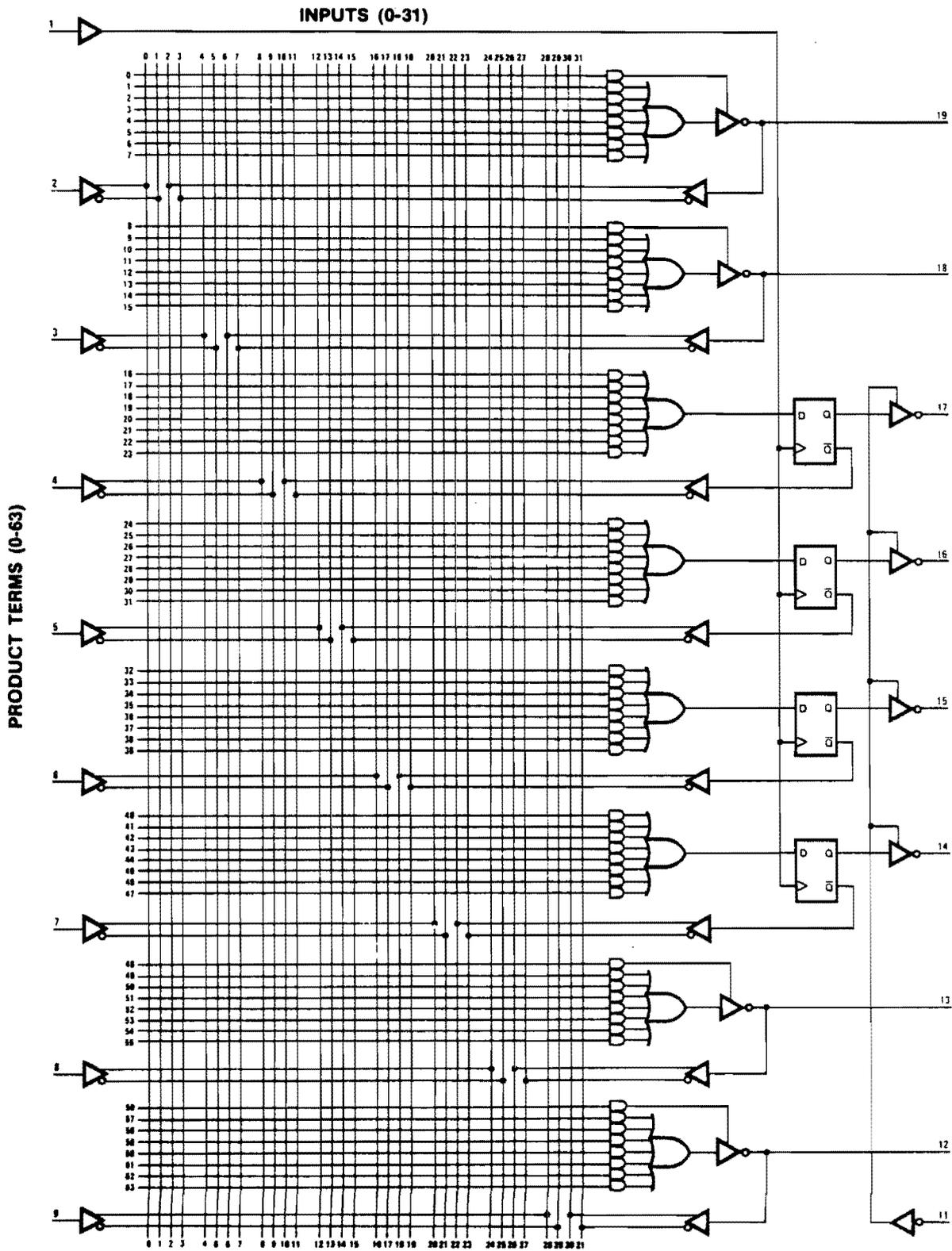


Fig. 7. - L'intérieur d'un PAL 16R4 (doc. MMI).

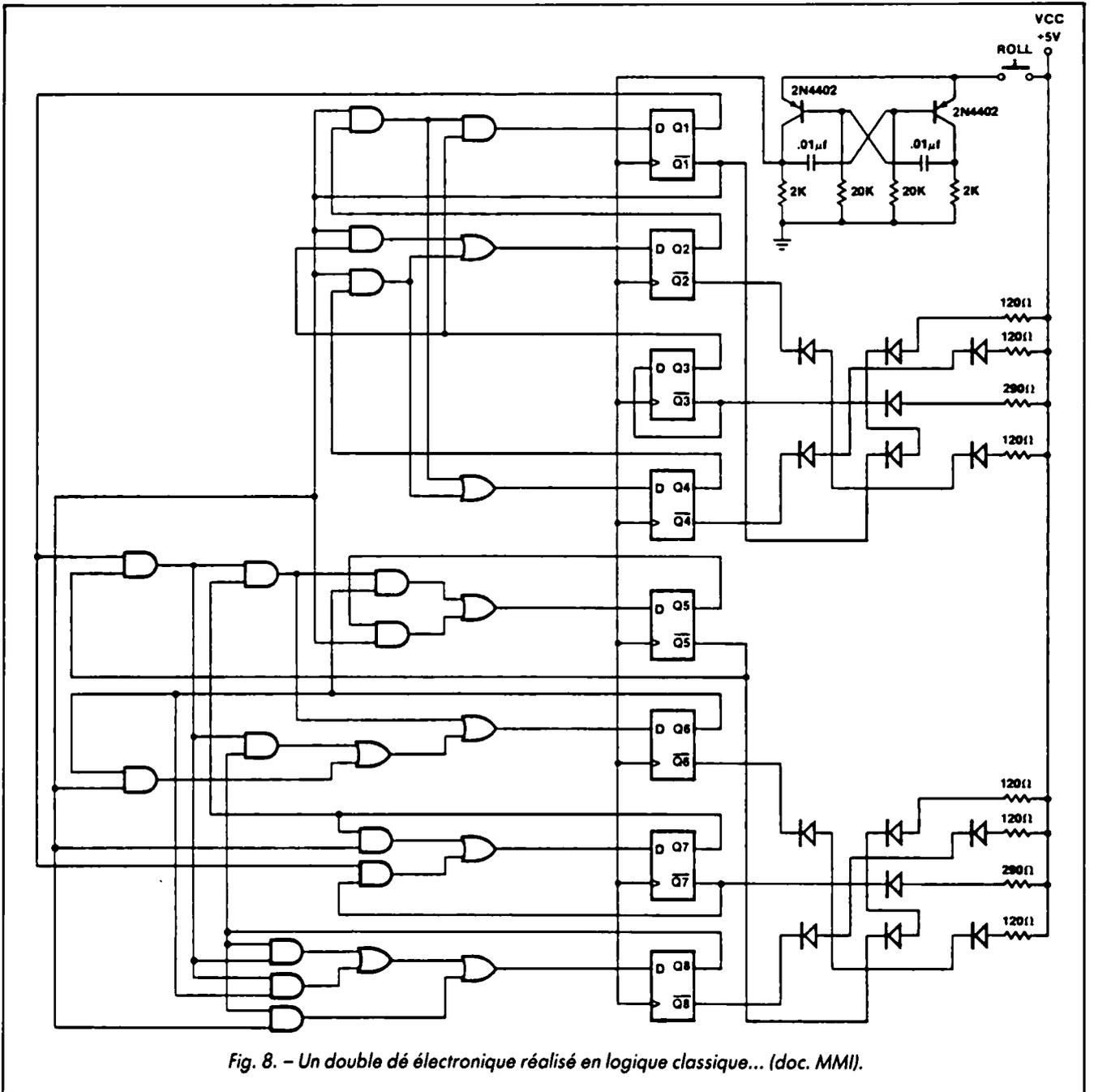


Fig. 8. - Un double dé électronique réalisé en logique classique... (doc. MMI).

- A correspond aux PAL contenant des registres avec fonctions arithmétiques.

Un PAL 16R4 par exemple est un PAL disposant de 16 entrées et de 4 sorties à registres. Son schéma interne vous est présenté figure 7.

**QUE PEUT-ON FAIRE AVEC DES PAL ?**

On peut évidemment remplacer des circuits logiques ; pas tous les circuits logiques d'une application donnée bien sûr.

Le nombre de connexions disponibles par boîtier, l'agencement des portes et des lignes d'entrées/sorties, les possibilités de rebouclage sont autant de limitations incontournables, mais si, lors de la conception d'un montage, on prend l'habitude de

« penser PAL » on peut arriver à une utilisation optimale de tels boîtiers. Dans le cadre de cette série d'articles, et compte tenu de la complexité des fonctions qu'il est possible de remplir avec le plus simple des PAL, il est difficile de vous donner un

exemple sérieux frappant. Aussi avons-nous emprunté au manuel d'applications de MMI son exemple de double dé. La figure 8 présente le schéma d'un double dé, réalisé en logique conventionnelle. Un tel montage fait « rouler » les deux dés matérialisés par les LED, disposées comme sur un dé réel, à chaque appui sur le poussoir. Nous vous laissons le soin d'apprécier le nombre de boîtiers nécessaires, en logique classique TTL ou CMOS pour réaliser pratiquement un tel schéma. Avec des PAL ou, plus exactement, avec un seul PAL type 16R8, il est possible de réaliser la même chose, le schéma se réduisant alors au dessin visible figure 9. Avouez que c'est impressionnant. Ce n'est pourtant qu'un exemple simple de ce que permet un PAL bien utilisé...

## LA PROGRAMMATION

Bien que proche de la technique utilisée pour les mémoires PROM à fusibles, la programmation des PAL nécessite un programmeur spécial car le mode d'accès aux fusibles est notablement différent de celui utilisé pour les PROM. Attention ! Ne nous faites pas dire ce que nous n'avons pas dit ; il existe des programmeurs de haut de gamme qui savent faire PROM et PAL, mais c'est uniquement parce qu'ils ont une structure particulière configurable en interne par logiciel ou par échange de modules.

Cette programmation, pour être efficace, ne se fait pas « à la main » ; en effet s'il est envisageable, pour un PAL simple, de décider quels fusibles faire sauter, cela devient bien vite inextricable pour des fonctions complexes. Pour ce faire, tous les programmeurs dignes de ce nom disposent d'un assembleur de PAL. Un tel programme (puisque c'est bien d'un programme qu'il s'agit) vous permet de

définir les équations logiques des signaux que doivent générer les sorties des PAL en fonction des entrées exactement comme vous le faites lorsque vous concevez le circuit logique sur papier. Une fois toutes les équations écrites pour le PAL choisi, l'assembleur génère tout seul la table de programmation des fusibles et vous signale toute incohérence éventuelle.

Un PAL bien programmé étant une « boîte noire » dont la fonction peut être très complexe, surtout s'il s'agit d'un modèle à registres, il est possible de lire le contenu d'un PAL sur un programmeur et de le désassembler. Cela peut s'avérer très utile pour apporter des modifications à un circuit existant, contenant des PAL dont les équations ne vous ont pas été fournies. Malheureusement (ou heureusement selon le côté de la barrière où l'on se trouve), une telle lecture n'est pas forcément possible.

En effet, dans des montages de plus en plus nombreux, le contenu des PAL est ce qui fait tout l'intérêt du montage, soit parce que c'est là que se trouve l'explication du comportement de ce dernier, soit encore parce que c'est grâce à une utilisation astucieuse du PAL que le nombre de composants utilisés a pu être réduit. Les fabricants de circuits intégrés PAL de tous types mettent donc à la disposition de l'utilisateur un fusible dit de sécurité. Lorsque ce fusible est détruit lors de la programmation, ce qui est proposé en option par tous les programmeurs bien sûr, il devient impossible de relire le PAL. Son contenu est ainsi totalement inviolable et la reproduction du PAL, par quelque moyen que ce soit, est impossible.

C. TAVERNIER

Le réseau de fusibles d'un PAL après programmation affiché sur l'écran d'un programmeur spécialisé.

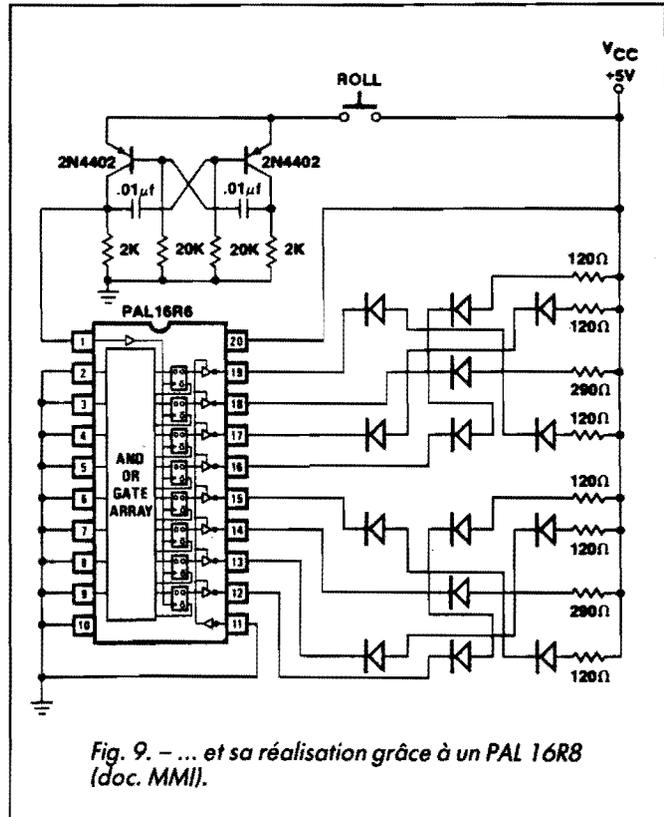


Fig. 9. - ... et sa réalisation grâce à un PAL 16R8 (doc. MMI).

## CONCLUSION

Cette série étant une initiation et non un cours sur les réseaux logiques programmables, nous en restons là car vous en savez assez sur ces composants pour pouvoir approfondir la question si vous le désirez.

Nous verrons, le mois pro-

chain, qu'il existe encore mieux que les PAL avec les LCA, composants mis sur le marché depuis le début de cette année seulement. Qui a dit que *Le Haut-Parleur* ne vous donnait pas de l'information « up to date » ?

