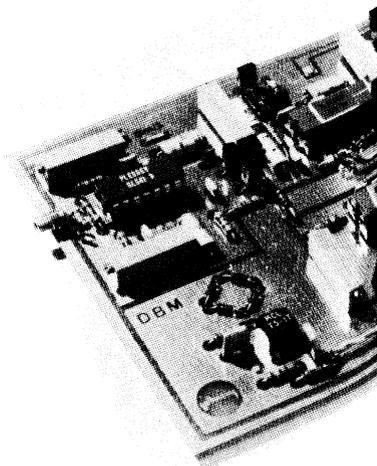


# Réalisation d'un convertisseur analogique/numérique

par C. VISSIERE

*Avec l'extension des microprocesseurs et des techniques numériques de traitement de l'information la conversion analogique/numérique est devenue le point critique de bien des systèmes. Si ce problème est aujourd'hui parfaitement maîtrisé pour les basses fréquences, il n'en est pas de même pour les fréquences élevées. L'exemple décrit dans cet article permettra de passer en revue les principales difficultés et les solutions actuellement proposées. On s'apercevra qu'il est nécessaire de disposer non seulement d'un convertisseur A/N rapide, mais aussi d'un ensemble de circuits intégrés adaptés à ce type d'applications.*



## Les techniques de conversion A/N

Rappelons simplement pour éviter toute confusion les méthodes de conversion (fig. 1).

1a : convertisseur à rampe

1b : convertisseur « flash » (ou parallèle)

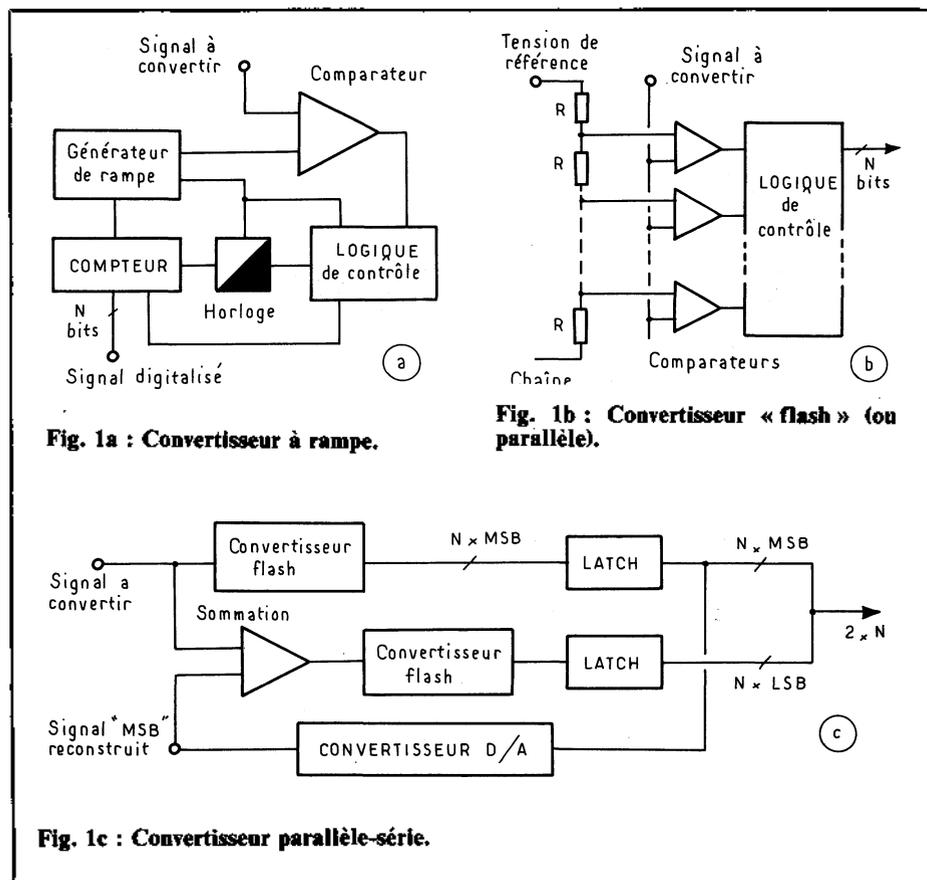
1c : convertisseur parallèle/série.

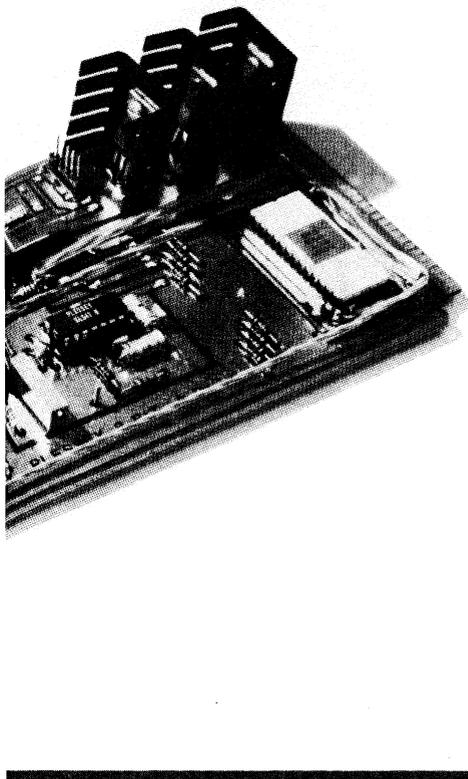
Le convertisseur à rampe est universellement utilisé à basse fréquence et permet des précisions très élevées dans les versions les plus élaborées. Il est limité en fréquence même pour des filières bipolaires rapides.

Le convertisseur flash est moins utilisé en raison du nombre et de la précision des comparateurs nécessaires et des résistances de la chaîne de division. Il faut 16 comparateurs pour 4 bits et 256 pour 8 bits. Bien que les techniques d'intégration évoluent rapidement, les comparateurs monolithiques 8 bits flash restent difficiles à réaliser. La vitesse peut être très élevée, la simplicité est grande. Dans l'exemple décrit, nous utiliserons un convertisseur flash monolithique 4 bits fabriqué par Plessey Semiconductors et atteignant une vitesse d'échantillonnage de 100 MHz, le SP 9754. Conçu

pour des applications radar sa précision est en réalité de 8 bits. Il est donc extensible sans difficulté.

Il existe un domaine de fréquence intermédiaire où il est actuellement avantageux d'utiliser une technique





## Schéma de principe (fig. 2)

### Entrée :

En entrée l'interface est assurée par un amplificateur opérationnel monolithique rapide *Plessey* SL 541 B dont la réponse est donnée dans la figure 3. Le rapport performance/prix en est remarquable.

### Echantillonneur-bloqueur :

Il est nécessaire de maintenir constante la tension d'entrée pendant toute la durée de la conversion (25 ns). Le convertisseur A/N SP 9754 possédant un latch de sortie effectue une partie de l'échantillonnage-blocage et simplifie considérablement la réalisation de cette partie critique du montage. Le circuit d'échantillonnage-blocage est des plus simples (fig. 4) :

Le signal d'horloge attaque directement le transformateur de commande du classique pont à diodes. Il est préférable d'utiliser un transformateur de bonne qualité. D'autre part comme la bande passante analogique du système dépend des diodes, il est nécessaire d'employer des diodes Schottky rapides. La simplicité de ce montage n'est possible que grâce au latch de sortie du convertisseur A/N. Sans lui, des montages beaucoup plus élaborés seraient indispensables.

### Convertisseur A/N MSB :

Le circuit intégré utilisé est le *Plessey* SP 9754, convertisseur flash 4 bits. Il peut opérer à une fréquence d'échantillonnage de 100 MHz. Sa précision de  $\pm 1/2$  LSB sur 8 bits est particulièrement bien adaptée à cette application. Le point

de conversion mixte, dite « série-parallèle ».

Dans un premier temps on utilise un convertisseur A/N 4 bits flash (*Plessey* SP 9754) pour déterminer les 4 bits de poids fort (ou MSB : Most Significant Bit). Ces 4 MSB sont ensuite introduits dans une boucle de contre-réaction et reconvertis en signal analogique à l'aide d'un convertisseur N/A rapide

Dans un deuxième temps on détermine les 4 bits de poids faible (ou LSB : Less Significant Bit) en traitant à l'aide d'un deuxième convertisseur A/N la différence entre le signal analogique d'entrée et le signal MSB reconstruit à partir des 4 MSB. Un tel montage impose des contraintes :

- il faut accepter une perte importante de vitesse par rapport au convertisseur flash
- il faut disposer d'un ensemble cohérent de circuits intégrés pour que la réalisation reste simple et d'un prix attractif :

- convertisseur flash A/N
- convertisseur rapide N/A
- amplificateur opérationnel rapide
- registres latch rapides
- comme pour tout montage travaillant à haute fréquence, la réalisation doit être soignée.

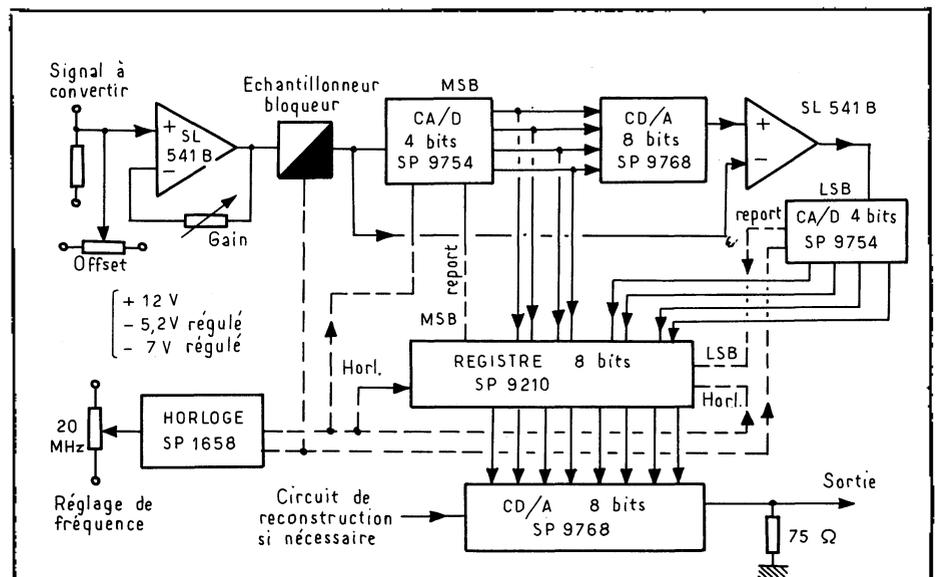


Fig. 2 : Schéma de principe du convertisseur parallèle-série 8 bits.

Note : Le registre SP9210 est un double registre 4 bits à horloge indépendante.

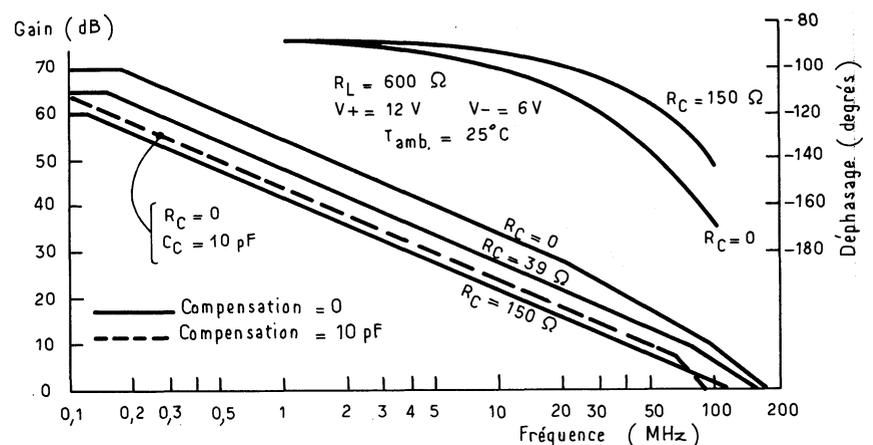
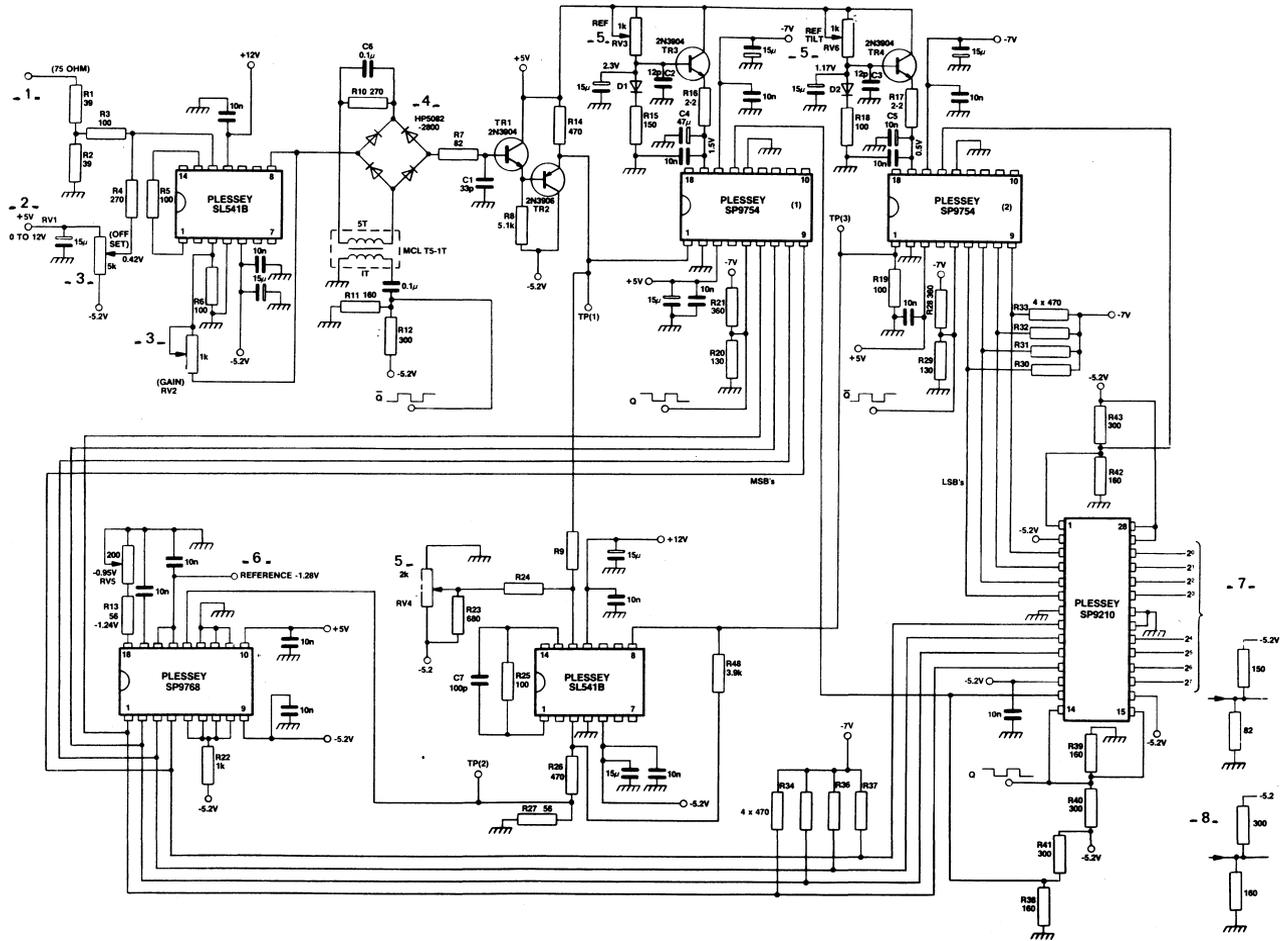


Fig. 3 : SL541B. Réponse en fréquence (gain en phase).



- 7 -

- 8 -

Fig. 4 : Schéma détaillé : 1 - signal à convertir ; 2 - gamme de tension offset ; 3 - pot 10 tours ; 4 - échantillonneur/bloqueur ; 5 - pot 20 tours ; 6 - référence « Band gap » 1,28 V ; 7 - terminaison des sorties pour 50 Ω ; 8 - pour paire torsadée 100 Ω.

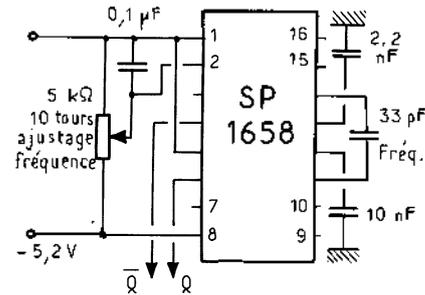


Fig. 5 : Horloge du convertisseur.

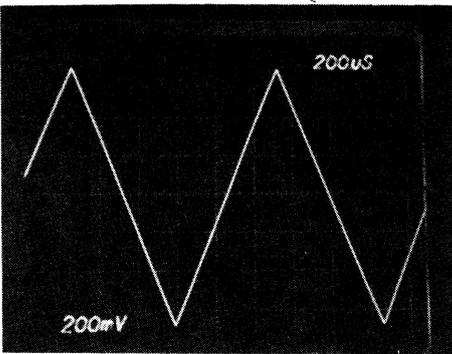


Fig. 6a : Signal triangulaire numérisé et reconstruit.

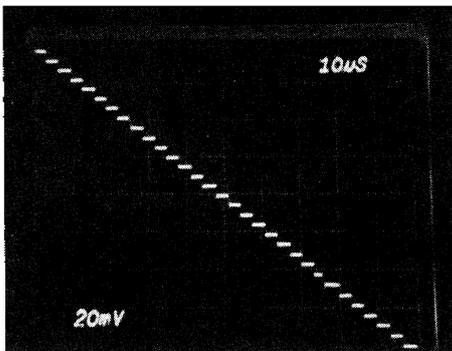


Fig. 6b : Détail de 6 A autour de zéro (B) ; on voit très bien en (C) l'erreur due au passage MSB → LSB.

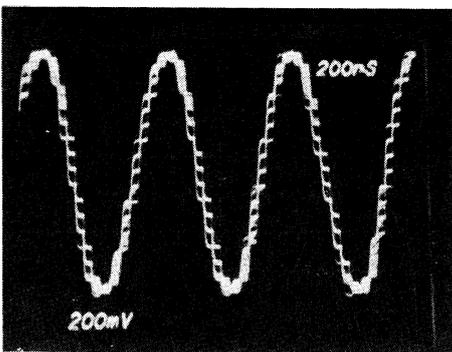


Fig. 6c : Sinusoïde 1,5 MHz numérisée et reconstruite. Le signal reconstruit n'est pas filtré.

délicat est la tension de référence de la chaîne de division dont le bruit doit être maintenu aussi faible que possible. De même les performances de cette référence déterminent en grande partie le comportement en température du montage.

**Convertisseur LSB :**

C'est évidemment la partie la plus délicate à réaliser. Lorsque la conversion MSB a été effectuée les 4 bits MSB sont mis en mémoire dans un registre 8 bits rapide. Ils sont également reconvertis en signal analogique (signal MSB) grâce à un convertisseur N/A rapide Plessey SP 9768. Ce convertisseur 8 bits a une précision compatible avec l'application considérée. Son temps de réponse est de 5 ns.

La différence entre le signal d'entrée et le signal MSB reconstruit est calculée par un amplificateur opérationnel rapide Plessey SL 541 puis convertie en numérique par un deuxième convertisseur flash 4 bits SP 9754.

Les 4 bits LSB sont ensuite mis en mémoire à leur tour dans le registre 8 bits SP 9210. L'information numérique est disponible en sortie du registre. Le cycle de conversion peut recommencer.

**Horloge :**

Le montage exige une horloge qui détermine la fréquence de conversion. Les signaux doivent être de type ECL.

On peut déterminer la fréquence maximale d'échantillonnage de la façon suivante :

- conversion MSB : 9 ns
  - reconstruction du signal : 3,5 ns
  - sommation des signaux : 7,5 ns
- Total : 20 ns, soit 25 MHz.

Pour conserver une marge de sécurité on se limitera à 20 MHz. Pour réaliser une horloge correspondant à ces caractéristiques, la solution la plus simple consiste à utiliser l'oscillateur intégré Plessey SP 1658 (fig. 5).

**Performances :**

Le diagramme des temps est indiqué sur la figure . On trouvera également des oscillogrammes (fig. 6) montrant :

- un signal triangulaire numérisé et reconstruit
- le détail du signal reconstruit autour du zéro
- une sinusoïde 1,5 MHz reconstruite sans filtrage.

Les performances principales peu-

vent être résumées dans le tableau suivant :

- fréquence d'échantillonnage : 20 MHz
- précision : 8 bits ± 1/2 LSB
- linéarité : ± 1/2 LSB
- bande passante analogique : continu/10 MHz
- information numérique mémorisée sur 8 bits
- consommation : 12 W
- alimentation : ± 12 V
- sorties ECL
- temps de propagation échantillonneur/sortie reconstruite : 53,5 ns.

**Reconstruction du signal analogique :**

Il est souvent nécessaire après traitement du signal numérique, de reconstituer le signal analogique. Cette opération ne présente aucune difficulté si on utilise le convertisseur N/A monolithique Plessey SP 9768 (fig. 7).

C'est à ce signal que l'on fait référence dans le temps de propagation de 53,5 ns ci-dessus.

**Remarques**

**Stabilité thermique :**

Elle est directement liée à la qualité de la tension de référence. On peut l'améliorer en utilisant la référence interne « band gap » du convertisseur N/A et un amplificateur opérationnel pour créer les tensions de référence de la carte.

**Détection d'erreur :**

En doublant le convertisseur A/N LSB on peut porter la précision à 5 bits. Le 5<sup>e</sup> bit est utilisé pour détecter les erreurs de conversion MSB.

**Bruit :**

La numérisation introduit un bruit qui atteint - 49,9 dB. On peut améliorer très nettement cette valeur en superposant au signal d'entrée un signal haute fréquence.

L'injection se fait sur la borne 3 du premier amplificateur opérationnel SL 541.

**Vitesse :**

Il est possible d'augmenter considérablement la fréquence d'échantillonnage (vers 60/90 MHz) en supprimant l'échantillonneur/bloqueur et en le remplaçant par des lignes à re-

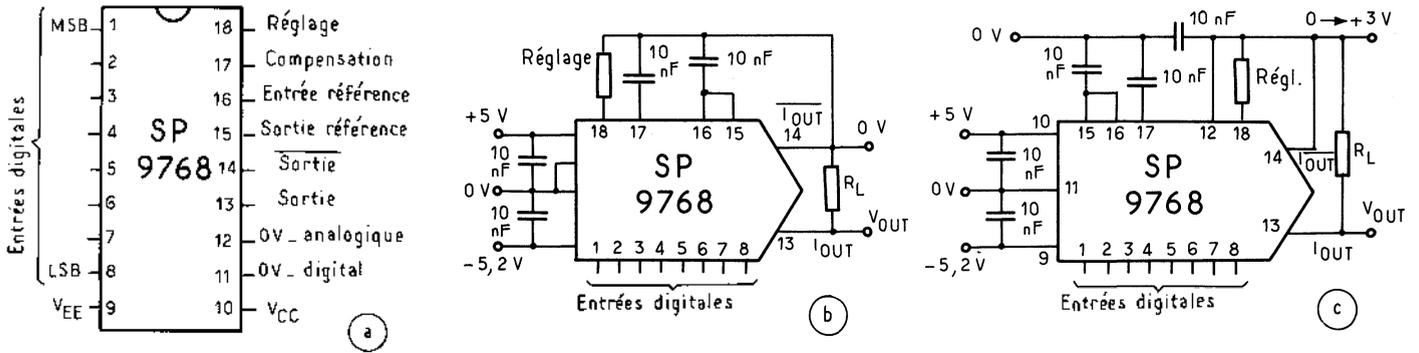


Fig. 7 : Conversion N/A à l'aide du CD/N SP 9768. Exemples de montage.

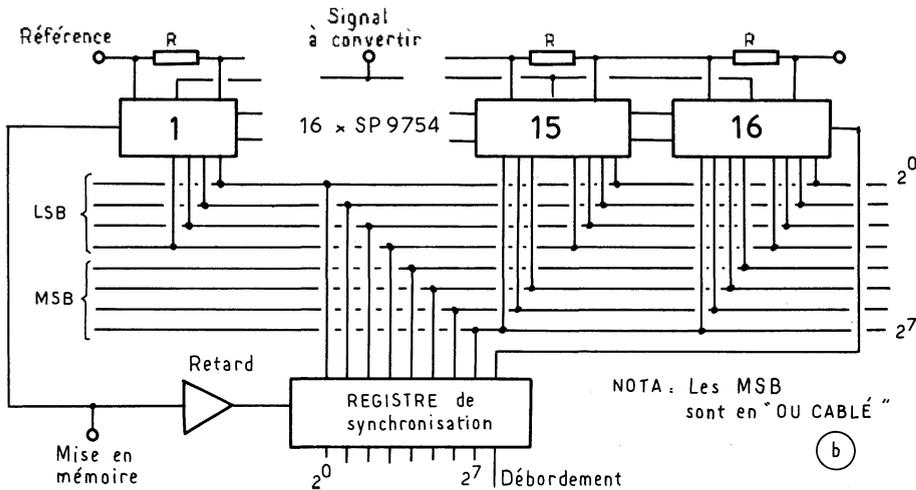
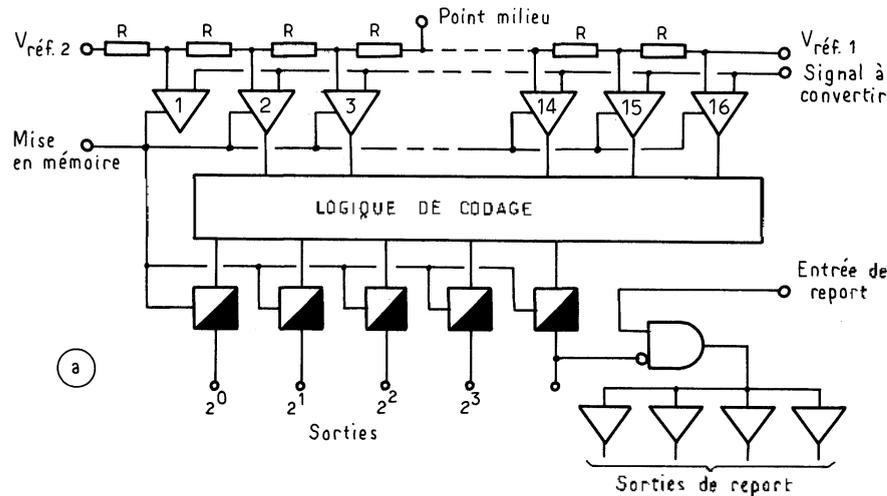


Fig. 8 : Convertisseur A/N parallèle 8 bits utilisant 6 CA/N 4 bits flash Plessey 9754. a - Schéma du CA/N SP 9754 ; b - Convertisseur A/N 8 bits « flash ».

tard. Mais le montage devient très critique et perd beaucoup de son intérêt par rapport au convertisseur flash construit avec 16 x SP 9754 (fig. 8).

« Glitch » :

Le convertisseur série/parallèle introduit tous les 16 pas une impulsion parasite (glitch) due au changement de convertisseur. Le seul moyen de la réduire consiste à utiliser un amplificateur opérationnel de sommation plus rapide que le SL 541. Malheureusement le coût d'un tel amplificateur en technique modulaire ou hybride est très élevé.

Conclusion

L'exemple présenté ne correspond pas aux performances ultimes que permet d'atteindre la technologie actuelle. Mais il est un excellent compromis performances/coût dans des applications où le prix de revient est un paramètre important : instrumentation, acquisition de données, vidéo numérique.

Pour aider les utilisateurs, les laboratoires d'application de Plessey Semiconductors disposent de cartes complètes et du dossier technique correspondant. Nous espérons ainsi permettre à de nombreux utilisateurs d'explorer un domaine très prometteur mais encore peu connu.

C.V.